3/98

Van principes naar praktijk: denken in hoog en laag

Inhoud

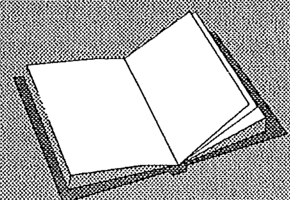
3/98.1
Inleiding

Denken in hoog en laag
Je kunt niet lopen voor je kunt gaan! Deze oude wijsheid is bedoeld als troost voor de nabouwers van onze schakelingen, die af en toe vaststellen dat zij de werking van een schakeling niet geheel en al begrijpen. In deel 3/99 hebben wij een poging ondernomen de niet zo deskundige lezers de basisbegrippen van de transistorelektronica bij te brengen. Maar in heel veel schakelingen worden uiteraard digitale TTL-schakelingen toegepast. Vandaar dat wij in dit deel een poging ondernemen de basisbeginselen van de TTL-elektronica op een speelse manier te verklaren. In deel 3/99 wordt gebruik gemaakt van een speciaal ontworpen experimenteerprint. Dat zouden wij hier ook kunnen doen, maar dat hoeft niet. In hoofdstuk 4/7.21 is immers de "Universele TTL-experimentator" beschreven, een apparaatje dat speciaal is ontworpen om te experimenteren met TTL-schakelingen. Hoewel in eerste instantie opgezet om zélf op ontdekkingstocht te gaan in de wondere wereld van de TTL-elektronica, kan deze experimentator uiteraard ook worden gebruikt als een soort van "universele print" bij een miniatuur cursus "Denken in hoog en laag".

Basisbegrippen
In dit eerste hoofdstuk van deze cursus valt er niet te experimenteren, omdat we toch eerst de basisbegrippen van de digitale elektronica zullen moeten uitleggen. Gelukkig zijn deze begrippen ongecompliceerd en dus snel te begrijpen, zodat we er in sneltreinvaart overheen kunnen razen.

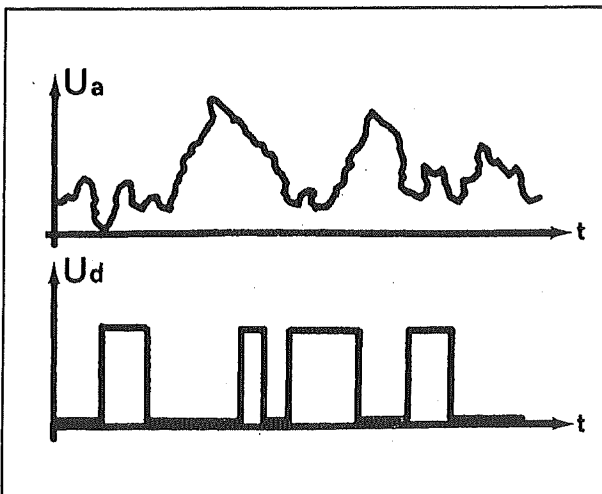
Het verschil tussen analoog en digitaal
De spanningen en stromen, waarmee we in de "normale" elektronica gewend zijn te werken, zijn in de meeste gevallen een elektronische vertaling van fysische verschijnselen.
Zo zal de spanning, die een microfoon opwekt (als de microfoon kwalitatief goed is) een exacte kopie zijn van de trilling van de lucht. Als de luchtmoleculen worden samengeperst zal de microfoonspanning groot zijn. Ontspannen de luchtmoleculen zich weer, dan zal de spanning laag zijn.
Er bestaat dus een bepaalde evenredigheid tussen de fysische grootheid en de spanning die er het gevolg van is. Dat

LEES OOK:
Hoofdstuk 3/6.3
Hoofdstuk 4/7.21



98.1 Inleiding

heeft tot gevolg dat deze spanningen alle mogelijke waarden tussen nul en een bepaald maximum kunnen hebben. In de bovenste grafiek van figuur 3/98.1-1 is zo'n spanning getekend. Dat zou bijvoorbeeld de uitgangsspanning van een microfoon kunnen zijn.



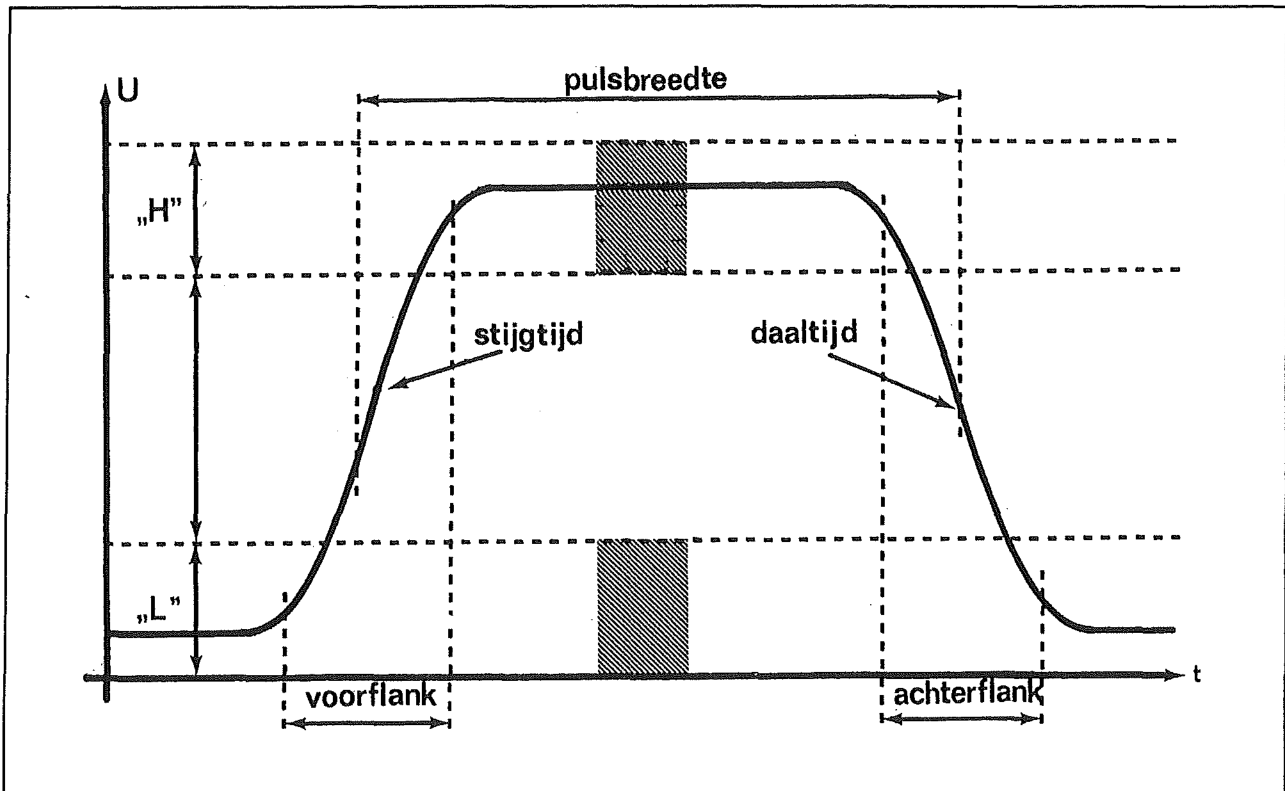
Figuur 3/98.1-1: Het verschil tussen een analoog (boven) en een digitaal (onder) signaal.

Dergelijke spanningen, waarbij er een bepaalde rechtstreekse relatie bestaat tussen het gegeven dat de spanning opwekt en de spanning zelf, noemt men analoge spanningen.
In de digitale techniek gaat het er heel anders aan toe! Digitale schakelingen werken alleen maar met spanningen die er zijn of er niet zijn. De grootte van de spanning speelt dus geen primaire rol. De onderste grafiek van figuur 3/98.1-1 geeft een voorbeeldje van een digitale spanning. De spanning is er, of zij is er niet.
Dit soort spanningen noemt men binaire spanningen. De naam van deze cursus "denken in hoog en laag" zal nu meteen duidelijk zijn. Dat lage en dat hoge slaat op de twee niveaus die men in binaire spanningen kan onderscheiden. Is er geen spanning aanwezig, dan zegt men dat de spanning op dat punt laag is of afgekort "L". Is er op een punt wél spanning aanwezig, dan zegt men dat de spanning op dat punt hoog is, of afgekort "H". Men spreekt soms ook wel van "0" en "1", waarbij de nul dan slaat op "L" en de een op "H". Daar er echter, zeker in Europa, een trend bestaat naar het gebruik van de symbolen "L" en "H", zullen ook wij ons hieraan houden.

Een handjevol definities

Aan de hand van figuur 3/98.1-2 gaan we definities van die niveaus "L" en "H" bespreken. Op de eerste plaats is het duidelijk dat het wel of niet aanwezig zijn van spanning aan bepaalde grenzen gebonden is. In de figuur zijn dan ook twee spanningsbereiken aangeduid, die voldoen aan de normen "L" en "H". Als een spanning in een digitaal systeem binnen de met "L" aangeduide band blijft, dan zal de digitale elektronica dit signaal interpreteren als binair "L". Anderzijds, als een signaal binnen de met "H" aangegeven spanningsband blijft, zullen de digitale schakelingen geen moeite hebben om dit signaal als hoog te aanvaarden. Tussen de beide banden zit een spanningsgebied, dat absoluut taboe is. Spanningen met dergelijke waarden mogen niet optreden in digitale schakelingen. Zijn ze wel aanwezig, dan duidt dit op een fout in het systeem. Legt men dergelijke spanningen aan de ingangen van een digitaal systeem, dan zal dit systeem of in het geheel niet, of foutief op die spanningen reageren.
Het zal duidelijk zijn dat in digitale schakelingen voortdurend overgangen van het ene naar het andere niveau voorkomen. Deze spanningssprongen nemen een bepaalde tijd in beslag.

98.1 Inleiding



Figuur 3/98.1-2: Een uitvergrote puls, een van de belangrijkste spanningen in de digitale techniek, met daarin aangegeven de belangrijkste definities van de digitale techniek.

De overgang van een "L" naar een "H" noemt men de **voorflank** en de tijd die deze overgang in beslag neemt de **stijgtijd**. Anderzijds, een overgang van een "H" naar een "L" noemt men de **achterflank** en de tijd dat die achterflank duurt de **daaltijd**. Als twee spanningssprongen kort op elkaar volgen, noemt men deze gebeurtenis een **puls**. In figuur 3/98.1-2 is een positieve puls getekend omdat de spanning eerst "L" was, nadien even "H" wordt en dan terug gaat naar "L". Omgekeerd heeft men een negatieve puls, als de spanning van "H" even "L" wordt en dan terug gaat naar "H".
De **pulsbreedte** is dan natuurlijk de tijd die tussen dergelijke twee opeenvolgende spanningssprongen verstrijkt. Tot slot nog een opmerking. Men spreekt van **positieve logica** als de "H"-waarde van de spanning overeenkomt met de meest positieve spanning en van **negatieve logica**, als de "H"-waarde overeenkomt met de minst positieve spanning.
Hoe men aan de term **logica** komt, valt eenvoudig te verklaren. Met digitale schakelingen kan men op een vrij eenvoudige manier besluiten afleiden uit een aantal ingangsvoorwaarden. Die besluiten voldoen aan streng logische wetten. Zo'n streng logische wet zou bijvoorbeeld kunnen luiden: *"als spanning A "H" is, spanning B "L" is en spanning C "L" is, dan moet de uitgangsspanning X "L" zijn".*

Combinaties van logische signalen
Ook in de digitale elektronica zal het vaak voorkomen dat de digitale signalen een

98.1 Inleiding

elektronische vertaling zijn van fysische grootheden. De vraag is dan: "hoe kan men met alleen maar "L" en "H" ter beschikking toch die in principe oneindig verschillende spanningswaarden, die we gewend zijn van de analoge elektronica, opwekken"? Dat kan niet, maar wel zijn goede benaderingen mogelijk.
Wel moeten we dan werken met combinaties van verschillende spanningen. Immers, met een digitale signaallijn kunnen we twee verschillende toestanden digitaal-elektronisch vertalen. Bijvoorbeeld: licht in de kamer aan: "H", licht in de kamer uit: "L". Als we informatie willen over de helderheid van de lichtintensiteit in de kamer en we onderscheiden vier verschillende intensiteiten (donker, sfeerlicht, leeslicht en priegelwerklicht), dan kunnen we deze vier verschillende gegevens toch digitaliseren door gebruik te maken van twee digitale signalen. In de tabel van figuur 3/98.1-3 is getekend hoe dat gaat.

intensiteit	digitale signalen A	digitale signalen B
donker	L	L
sfeerlicht	H	L
leeslicht	L	H
werklicht	H	H

Figuur 3/98.1-3: Vier verschillende gegevens kunnen door twee digitale signalen gedefinieerd worden.

De twee digitale signalen noemen we A en B. We spreken af dat als A en B "L" zijn, dat overeenkomt met de fysische toestand "donkere kamer". Als A = "H" en B = "L", dan is de lichtintensiteit gelijk aan feestlicht. Als beide spanningen omkeren, dus A = "L" en B = "H", dan komt dit overeen met een intensiteit geschikt om bij te lezen. Het laatste geval, werklicht, vertalen we digitaal-elektronisch door de informatie A = B = "H". Het zal duidelijk zijn dat we geluk hebben dat niemand ons vraagt de intensiteit van de verlichting in fijnere nuances dan alleen maar de genoemde vier digitaal te omschrijven. Immers, meer dan de getekende vier combinaties zijn onmogelijk met twee digitale informaties. Als dat wél moet dan moeten wij meer dan twee digitale signalen gebruiken. In de tabel van figuur 3/98.1-4 is aangeduid hoeveel verschillende waarden in een bepaalde grootheid men ondubbelzinnig kan bepalen met een bepaald aantal digitale signalen die, elk voor zich, toch maar alleen "L" of "H" kunnen zijn.

aantal digitale signalen	aantal kombinaties van „L" en „H"
1	2
2	4
3	8
4	16
5	32
6	64
7	128
8	256
9	512
10	1024
11	2048
12	4096
13	8192
14	16384
15	32768
16	65536

Figuur 3/98.1-4: Met 16 binaire signalen, die op zich alleen "L" of "H" kunnen zijn, kan men al meer dan 65.000 verschillende verschijnselen definiëren.

98.1 Inleiding

Zoals blijkt stijgt dit aantal stappen onvoorstelbaar snel!
Met 16 signalen, die alleen "L" en "H" kunnen worden, zijn dus niet minder dan 65.536 onderlinge verschillende combinaties van "L" en "H" mogelijk.
Ter verduidelijking zijn in figuur 3/98.1-5 de zestien combinaties getekend, die met vier logische signalen mogelijk zijn.

volgnummer kombinatie	toestanden signalen A	B	C	D
0	L	L	L	L
1	H	L	L	L
2	L	H	L	L
3	H	H	L	L
4	L	L	H	L
5	H	L	H	L
6	L	H	H	L
7	H	H	H	L
8	L	L	L	H
9	H	L	L	H
10	L	H	L	H
11	H	H	L	H
12	L	L	H	H
13	H	L	H	H
14	L	H	H	H
15	H	H	H	H

Figuur 3/98.1-5: De zestien verschillende combinaties van "L" en "H" die mogelijk zijn met vier digitale signalen.

Binary Coded Decimal, BCD

Een van de voornaamste toepassingen van de digitale elektronica is het elektronisch tellen van verschijnselen, zoals frequentie, aantallen en tijd. Het ligt dus voor de hand dat het digitaal herkennen van cijfers in de logische elektronica erg belangrijk is. Er zijn, zoals wellicht bekend, tien cijfertjes. Op de een of andere manier moet ieder cijfer een code van "L" en "H" opgeplakt krijgen, zodat als men ergens in een schakeling op enige signaalleidingen die code ziet staan men dadelijk weet dat dit de binaire vertaling van het betreffende cijfer is.
Uit de tabel van figuur 3/98.1-4 volgt dat men met vier digitale signalen zestien verschillende toestanden kan definiëren, zodat we vier digitale signalen nodig hebben voor het elektronisch vertalen van alle cijfers.
De speciale code, die men heeft ontwikkeld voor het definiëren van cijfers, heet "binary coded decimal" (binair gecodeerde decimale code, ons telsysteem is immers tiendelig) en wordt steeds als afkorting gebruikt: de BCD-code.
Deze zeer belangrijke code is weergegeven in de tabel van figuur 3/98.1-6. Getallen worden door deze code weergegeven door combinaties van telkens vier digitale signalen.

cijfer	digitale gegevens A	B	C	D
0	L	L	L	L
1	H	L	L	L
2	L	H	L	L
3	H	H	L	L
4	L	L	H	L
5	H	L	H	L
6	L	H	H	L
7	H	H	H	L
8	L	L	L	H
9	H	L	L	H

Figuur 3/98.1-6: De samenstelling van de BCD-code. Let op de gestandaardiseerde weergave van de vier signalen met de letters A tot en met D.

98.1 Inleiding

Een voorbeeldje: het decimale getal 148 wordt in BCD-code: HLLL - LLHL - LLLH. De binaire signalen, die de eenheden van het decimale getal presenteren hebben de code A, B, C en D.

De signalen die de binaire vertaling van de tientallen zijn, noemt men A', B', C' en D'. De honderdtallen worden beschreven door: A", B", D" en D".

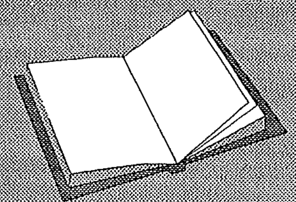
3/98.2
Werken met de TTL-trainer

Inleiding
Nadat we in het eerste deel van deze cursus digitale elektronica de basisbegrippen van de digitale techniek (als het ware de taal van de logische elektronica) hebben toegelicht, gaan we in deel twee starten met het werken met de TTL-trainer. We gaan de verschillende mogelijkheden van het apparaat onderzoeken, zodat we voor de toekomst, als het echt gaat spannen (het leren doorgronden van de werking van de verschillende IC's) in ieder geval geen moeite meer hebben met het interpreteren van de indicaties op de printplaat van onze trainer.
Bij de experimenten met TTL-IC's komt het er op aan de verschillende blokken van de TTL-trainer op de juiste manier met het te testen IC door te verbinden. Vandaar dat bij ieder experiment een verkleinde tekening van de printopdruk wordt gepubliceerd, waarop de verschillende verbindingen voor dat ene experiment zijn aangegeven.

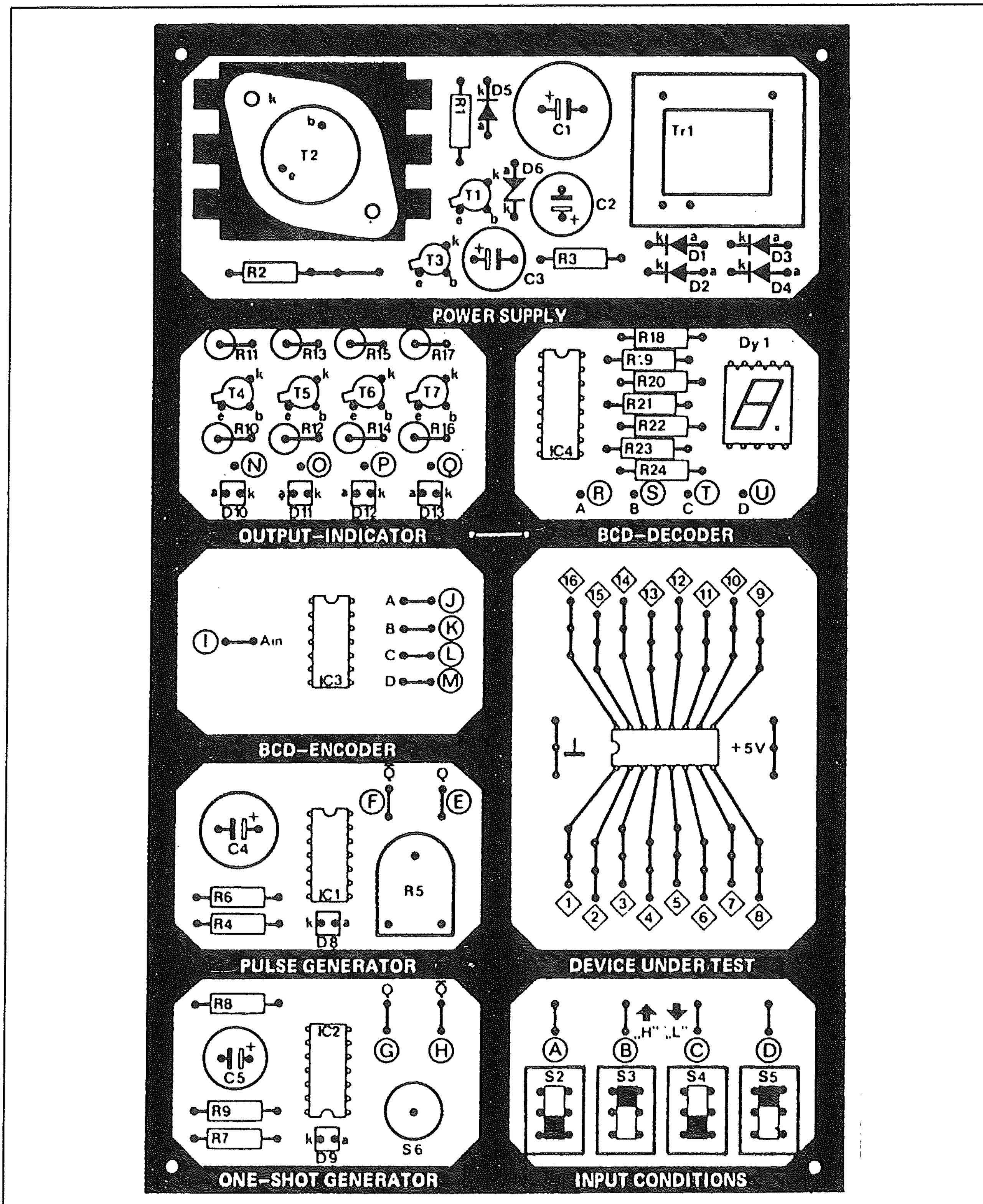
Het werken met de TTL-trainer
De TTL-trainer heeft in totaal 88 aansluitingen, die op de meest willekeurige manier met elkaar verbonden kunnen worden. In figuur 3/98.2-1 is voor de duidelijkheid een overzicht gegeven van het frontplaatje van de trainer, waarop alle aansluitingen aanwezig zijn. Aan de hand van deze illustratie en het blokschema van het apparaat, voorgesteld in figuur 3/98.2-2, wordt de functie van de in het apparaat aanwezige schakelblokken duidelijk. Het verbinden van de diverse blokken kan het eenvoudigst, zoals reeds geschreven bij de bouwbeschrijving, door gebruik te maken van kleine faston stekertjes, die passen op de printsoldeerlipjes van de print van de TTL-trainer. De foto van figuur 3/98.2-3 geeft een indruk over de constructie van die pennetjes en hoe ze aan de verbindingsdraadjes bevestigd worden.

Opmerking
Voor die lezers die aanvulling 41 van dit naslagwerk niet hebben zij vermeld dat de bouwbeschrijving van de TTL-trainer ook te vinden is op internet en wel op pagina www.vego.nl/3/1/10/3_1_10.htm.

LEES OOK:
Hoofdstuk 3/6.3
Hoofdstuk 3/98.1
Hoofdstuk 4/7.21

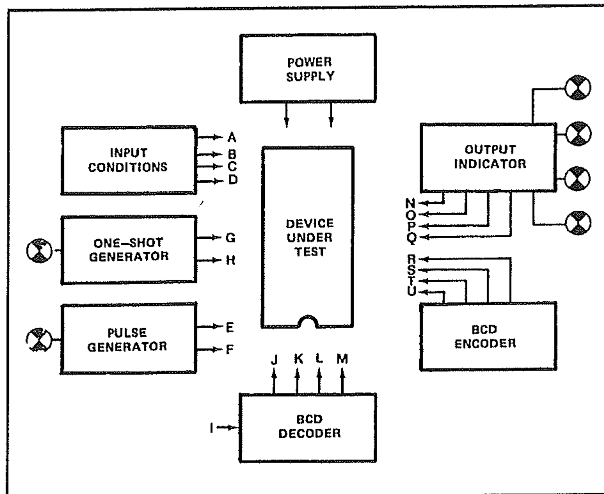


98.2 Werken met de TTL-trainer

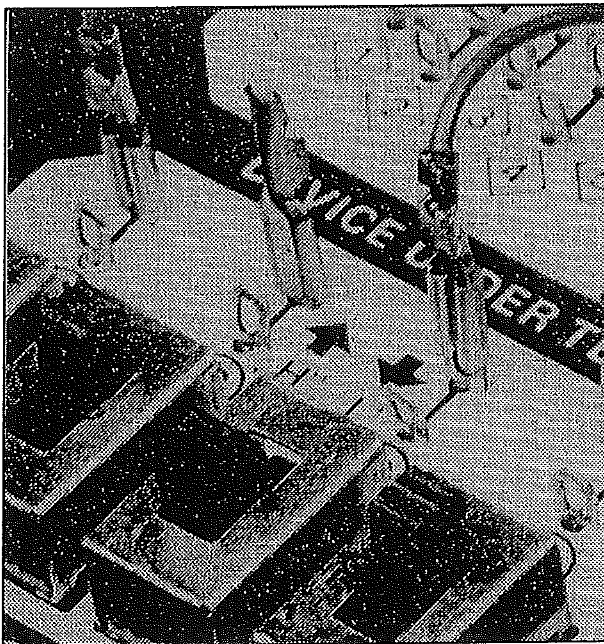


Figuur 3/98.2-1: Het frontplaatje van de TTL-trainer.

98.2 Werken met de TTL-trainer

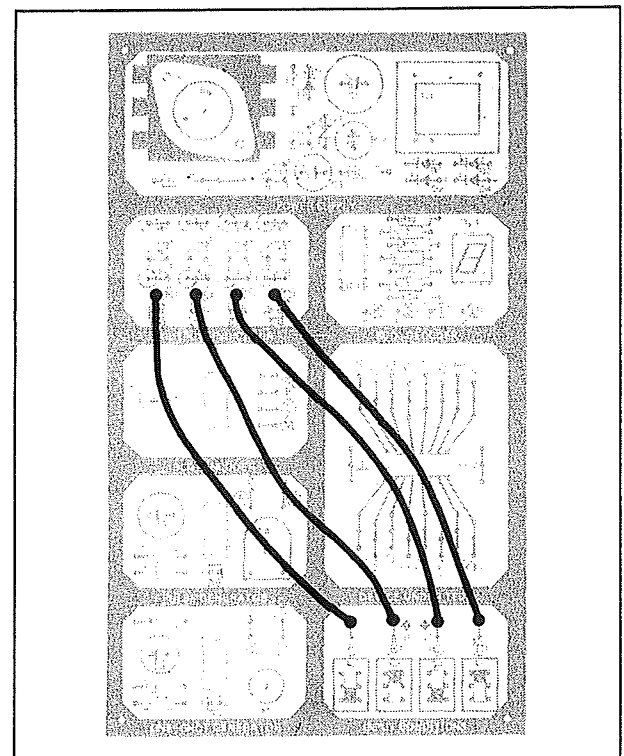


Figuur 3/98.2-2: Het blokschema van de TTL-trainer.



Figuur 3/98.2-3: De verbindingssnoertjes met de faston stekertjes.

Experiment 1:
de begrippen "L" en "H" in de praktijk
Met dit experiment willen we aantonen hoe we met de TTL-trainer hoge en lage signalen kunnen opwekken en opsporen. De volgende aansluitingen worden doorverbonden:
A - N; B - O; C - P; D - Q
De bedrading voor dit experiment is voorgesteld in figuur 3/98.2-4.

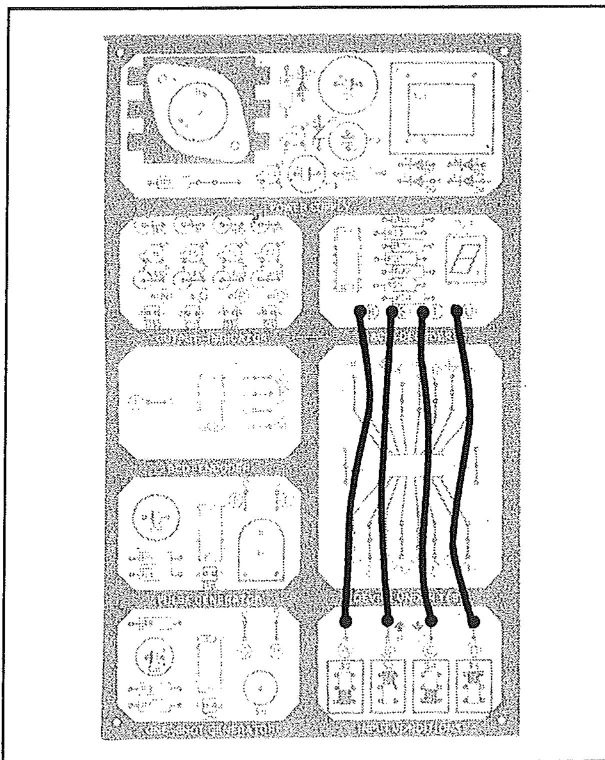


Figuur 3/98.2-4: De bedrading voor het eerste experiment.

Met de schakelaars van het blok "input conditions" kunnen we "L"- en "H"-signalen opwekken, die we kunnen gebruiken voor het programmeren van de IC's. Bij dit experiment zullen de LED's van de "output indicator" de logische spanning op de uitgangen van de "input conditions" aangeven door te gaan branden als een uitgang "H" is en door gedoofd te blijven als een uitgang "L" is.
De vier LED's van dit blok kunnen dus gebruikt worden voor het opsporen van de logische spanningen op de uitgangen van het IC dat getest wordt.

98.2 Werken met de TTL-trainer

Met de vier schakelaars op de trainer kunnen zestien verschillende combinaties van "L"- en "H"-signalen opgewekt worden. Het ligt dus voor de hand dat we met deze vier schakelaars ook in staat zijn de BCD-code op te wekken waarmee, u herinnert het zich nog, we in staat zijn de cijfers 0 tot en met 9 onder digitale vorm, dat wil zeggen alleen door gebruik te maken van wel spanning of geen spanning, voor te stellen. Dat is dan ook wat we met het tweede experiment gaan doen.



Figuur 3/98.2-5: De bedrading voor het tweede experiment.

Experiment 2: het genereren van de BCD-code

Zoals in figuur 3/98.2-5 voorgesteld, moeten voor dit experiment de volgende aansluitingen op de TTL-trainer met elkaar doorverbonden worden:
A - R; B - S; C - T; D - U

Alvorens de voedingsspanning van de TTL-trainer aan te schakelen, worden de vier "input conditions" op "L" gezet, dat wil dus zeggen dat de signalen op de uitgangen A, B, C en D "L" zijn. Bij het aanschakelen van de voedingsspanning zullen we opmerken dat het display, dat tot nu toe gedoofd was, het cijfer 0 aangeeft. Dat is logisch, want op de vier ingangen R, S, T en U van de "BCD-decoder" staan vier "L"-en, wat de BCD-code is voor decimaal nul. Door omschakelen (of beter, omschuiven) van de vier schakelaars kunnen we de tien cijfers tevoorschijn toveren. Natuurlijk hebben we zes combinaties over, omdat de BCD-code uit slechts tien verschillende combinaties bestaat, maar we met de vier schakelaars van de "input-conditions" zestien verschillende combinaties kunnen opwekken. We kunnen nu dus kijken hoe de "BCD-decoder" reageert op deze andere dan BCD-codes en zullen vaststellen dat, behalve bij de combinatie A = B = C = D = "H", het display de vreemdste tekens opwekt. Deze worden in dit stadium van onze digitale kennis echter niet gebruikt. Een opmerking nog over de decodering van de combinatie voor de cijfers "6" en "9". Het zal opgeval dat deze cijfers niet op de gebruikelijke manier worden gevormd, maar dat het "dak" van de zes en de "bodem" van de negen ontbreken. Dat is een onhebbelijkheid van het gebruikte IC.

Experiment 3: de one-shot en de pulse-generator

Behalve met de vier schakelaars van de "input conditions" kunnen we op twee andere manieren signalen naar het te testen IC voeren. We hebben immers de beschikking over twee oscillatoren of generatoren, die ofwel uit zichzelf (pulsegenerator), ofwel door het drukken op

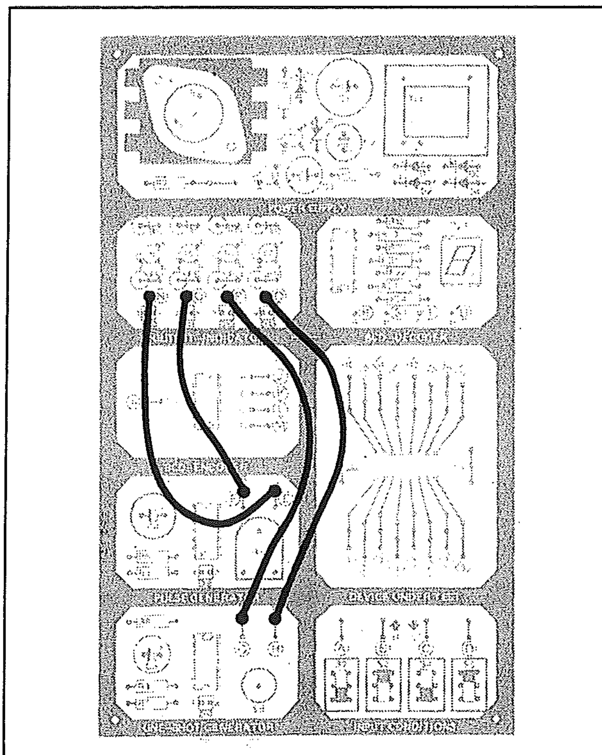
98.2 Werken met de TTL-trainer

een knop (one-shot-generator) een pulstrein of een enkele puls opwekken. Tijd om deze schakelingen even nader te bekijken!

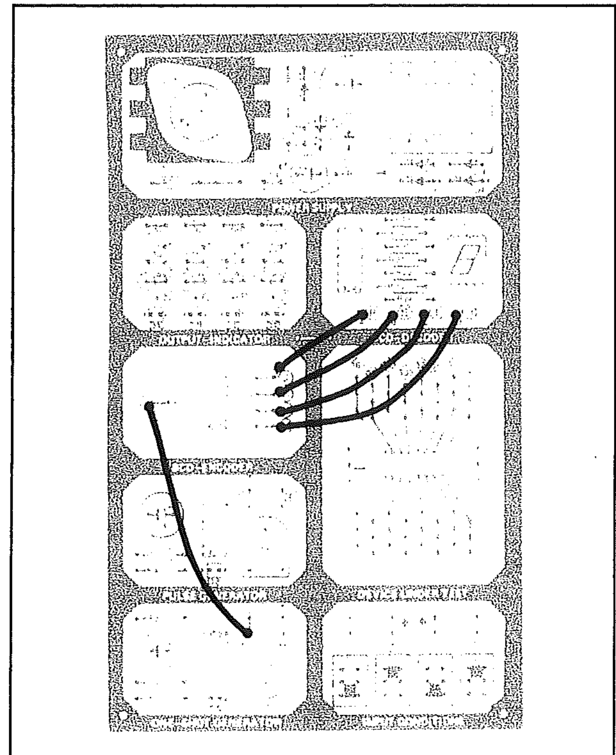
Daarvoor moeten, zoals getekend in figuur 3/98.2-6, volgende verbindingen gemaakt worden:

E - N; F - O; G - P; H - Q

We merken op dat de LED D13 continu gaat branden en dat haar soortgenoten D10 en D11 afwisselend gaan knipperen. Dat is een logische zaak. De "pulse generator" wekt twee pulstreinen op, die in tegenfase zijn. Dat wil zeggen dat de uitgangen F en E voortdurend omklappen van "L" naar "H" en omgekeerd. Het ritme is in te stellen met de trimmerweerstand op de generator. De LED D12 is gedoofd en de LED D13 brandt.



Figuur 3/98.2-6: De bedrading voor het testen van de "pulse-generator" en de "one-shot generator".



Figuur 3/98.2-7: De bedrading voor experiment 4.

Uit het feit dat LED D13 continu brandt kunnen we afleiden dat uitgang H "H" is. Dat de uitgang G "L" is, blijkt uit het feit dat LED D12 gedoofd blijft. Tot we op de drukknop van de "one-shot-generator" duwen, dan klapt de situatie aan de uitgang om. Wat heeft dit te betekenen en wat is het praktische nut? Vaak zal het voorkomen dat we aan de ingang van een IC een welbepaald aantal pulsen willen aanbieden. We zouden dat kunnen doen door middel van de "input conditions". Op de eerste plaats is dat niet zo handig, maar veel belangrijker is het feit dat een schakelaar een veel te slecht contact maakt. Bij het sluiten van het contact kan het namelijk gebeuren (sterker nog, gebeurt het zo goed als altijd) dat er eerst een reeks korte sluitingen en onderbrekingen worden opgewekt, alvorens het contact voorgoed gesloten wordt. Dat is

de zogenaamde contact-bounce, waar iedere mechanische schakelaar last van heeft. De digitale schakelingen gaan dan het sluiten van een schakelaar interpreteren als het geven van een groot aantal korte pulsjes, waardoor de werking van de schakeling in de war raakt. Als we aan een IC een eenmalige puls of een welbepaald aantal pulsen willen aanbieden, dan moet dat langs elektronische weg. Vandaar de "one-shot-generator" die, de naam zegt het reeds, bij iedere druk op de knop precies één puls opwekt. De lengte van de puls is bij de TTL-trainer vast ingesteld op ongeveer één seconde. Bij het indrukken van de knop op de "one-shot-generator" zal uitgang G dus ongeveer één seconde "H" worden en, u raadt het al, uitgang H "L". De LED D9 brandt als de eerst genoemde uitgang hoog is.

Experiment 4:
de BCD-encoder

Experiment 2 was bedoeld voor het opwekken van de BCD-code door middel van de schakelaars van de "input conditions". Hetzelfde kunnen we veel eenvoudiger laten doen door ons mooie apparaat, namelijk door middel van het IC in de "BCD-encoder". Dat is een schakeling die gestuurd wordt door een aantal pulsen, deze pulsen opstapelt in een intern geheugen en de rangorde van de puls (dus of de puls de eerste, tweede, derde, enzovoort van een reeks is) aanduidt door middel van het opwekken van de BCD-code op vier uitgangen. Voor dit experiment maken we, zie figuur 3/98.2-7, de volgende verbindingen:
G - I; J - R; K - S; L - T; M - U
De ingang I van de "BCD-encoder" wordt gestuurd uit de uitgang G van de "one-shot-generator". De vier uitgangen van de "BCD-encoder" sturen de vier ingangen van de "BCD-decoder". Bij het inschakelen van de TTL-trainer zien we dat het display het cijfer "0" aanduidt. Dat betekent dat op de vier uitgangen J, K, L, M van de "BCD-encoder" de BCD-code voor het cijfer nul staat. Nu drukken we eenmaal op de drukknop van de "one-shot-generator". Het display verspringt van "0" naar "1". Blijkbaar heeft het IC in de "BCD-encoder" de korte puls die wij hebben aangelegd op zijn ingang geregistreerd en op zijn uitgangen de BCD-code voor het cijfer "1" gezet. Door nu op de drukknop van de "one-shot-generator" te blijven drukken kunnen we de gehele decade van cijfer "0" tot en met cijfer "9" doorlopen. Het IC dat in het blok "BCD-encoder" wordt toegepast is een teller. In dit specifieke geval wordt gebruik gemaakt van een 7490, een tienteller die de pulsen op zijn zogenoemde clock-ingang telt en het resultaat van deze telling onder de vorm van een BCD-code aanbiedt op zijn vier uitgangen. Tellers zijn zeer belangrijke schakelingen uit de TTL-elektronica. Zonder tellers zouden er geen digitale meters, digitale afsemschalen, enzovoort bestaan. De werking van tellers wordt uitgebreid onderzocht in hoofdstuk 3/98.5.

Besluit

Met deze vier experimenten hebben wij alle functies van de drie ingangsblokken en de drie uitgangsblokken van de TTL-trainer voorgesteld. Het enige blok dat nog niet aan de orde is geweest is "device under test". Dit blok bevat alleen een IC-voetje waarin het te testen IC wordt gestoken en zestien aansluitpennetjes waarmee alle pennen van het IC met de voeding, de massa, de ingangsblokken en de uitgangsblokken van de TTL-trainer worden verbonden.

3/98.3

Werken met poorten en inverters

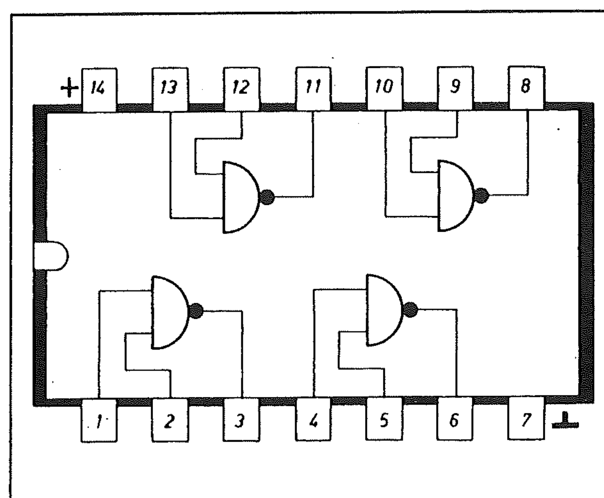
Inleiding

Deel twee van de cursus "denken in hoog en laag" heeft ons vertrouwd gemaakt met de werking van ons miniatuur digitale laboratorium: de TTL-trainer. We zijn nu klaar voor het ontdekken van de eigenschappen van de schakelingen uit de TTL-serie van geïntegreerde schakelingen. Het eerste IC dat aan de orde komt is de 7400. Dat is een schakeling die vier identieke digitale functieblokken bevat, namelijk vier NAND-poorten met ieder twee ingangen. Alvorens we met de experimenten kunnen starten is het noodzakelijk een paar woorden te spenderen aan het IC zélf.

De 7400

De 7400 is een geïntegreerde schakeling met 14 aansluitingen, die behuisd is in een zogenaamd dual-in-line huisje, kortweg DIL-14 genaamd. Dat wil zeggen dat de 14 aansluitingen langs de lange zijden van het IC netjes geordend zijn in twee rijen van 7.

De aansluitingen dragen ieder een volgnummer en deze zijn gestandaardiseerd. Figuur 3/98.3-1 geeft een bovenaanzicht van het IC, waaruit niet alleen die gestandaardiseerde code van de nummering van de aansluitingen volgt, maar ook hoe het IC intern geschakeld is. Denk er aan dat men bij IC's steeds een bovenaanzicht tekent van de aansluitingen, dat dus in tegenstelling tot het gebruik in de goede oude tijd van de transistoren.

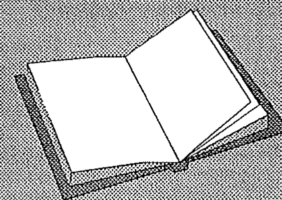


Figuur 3/98.3-1: De aansluitgegevens van de 7400.

Voeding en massa

Een IC moet worden gevoed, vandaar dat men bij het aansluitschema van een IC

LEES OOK:
Hoofdstuk 3/6.3
Hoofdstuk 3/98.1
Hoofdstuk 3/98.2
Hoofdstuk 4/7.21



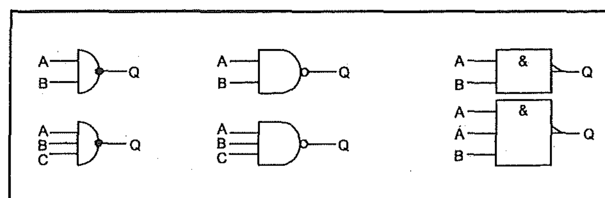
steeds twee aansluitingen zal terugvinden die gemerkt zijn met respektievelijk een + en een massa. De + moet natuurlijk naar de +5 V spanning, de genormaliseerde voedingsspanning van dit soort IC's. De massa-aansluiting moet worden verbonden met de negatieve klem van de voeding en met de massa-aansluiting van eventueel aanwezige andere schakelingen.

NAND-poorten

In de inleiding hebben we gesteld, dat de 7400 een IC is, dat vier identieke schakelingen bevat. Dat blijkt ook uit figuur 3/98.3-1, want daarin herkennen we duidelijk vier identieke symbolen. Deze halve cirkel met twee ingangen en een uitgang, voorzien van een bolletje, is de niet gestandaardiseerde tekenwijze van een NAND-poort. We schrijven met opzet niet gestandaardiseerd. De in dit hoofdstuk gehanteerde tekenwijze is in feite de verouderde DIN 40700 symboliek. Deze wordt echter nog steeds vaak toegepast. Officieel moet iedereen tegenwoordig de door de IEEE voorgeschreven moderne symboliek toepassen. Deze wordt voorgesteld in de rechter tekening van figuur 3/98.3-2. De NAND-poort wordt nu voorgesteld door een vierkant blokje, met de ingangen aan de linker en de uitgang aan de rechter kant. In de poort staat het &-teken van AND, het halve driehoekje aan de uitgang symboliseert de N, zodat het volledige symbool toch een NAND voorstelt. In het midden is de Amerikaanse ASA-symboliek voorgesteld. Wat een NAND-poort is en wat we ermee kunnen doen hopen we met de in dit hoofdstuk beschreven experimenten duidelijk te maken.

De waarheidstabel

De digitale elektronica werkt, zoals bekend, met slechts twee spanningen: "L" en "H". De werking van een poort wordt gekenmerkt door de volgende stelling. Aan de verschillende ingangen van de schakeling kunnen we alle mogelijke combinaties van "L" en "H" signalen aanleggen. Voor sommige combinaties zal de uitgang van de poort "H" worden, voor andere combinaties "L". Dat verband tussen de logische spanningen op de ingangen en de respons op de uitgang wordt genoteerd in een zogenaamde "waarheidstabel". Dat is een tabelletje waarin alle mogelijke combinaties van "L" en "H" signalen aan de ingangen worden genoteerd en waarin we de reactie van de uitgang op die verschillende combinaties invullen. Ieder soort poort (want de NAND is er eentje uit de velen) heeft dus een specifieke waarheidstabel die als het ware het paspoort van de poort is. Ziet men een bepaalde waarheidstabel, dan weet men wat voor soort poort de spanningscombinaties uit de tabel zal opwekken.



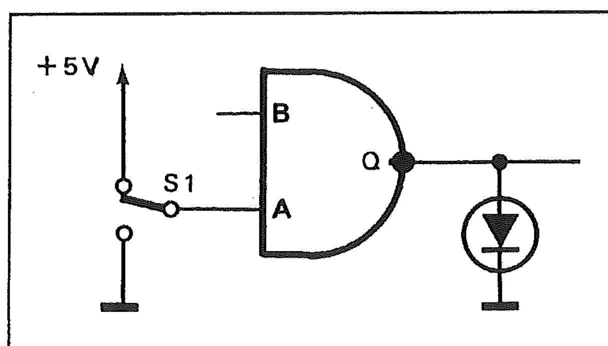
Figuur 3/98.3-2: Drie gebruikelijke symbolen voor een NAND-poort. Het rechter symbool is het moderne, door de IEEE voorgeschreven officiële symbool.

De 7400 in de TTL-trainer

Bij de experimenten zullen we het IC verbinden met de reeds bekende aansluitingen van de verschillende functieblokken van de TTL-trainer. Het IC past in het voetje van het blok "device under test" en dat voetje is bedoeld voor 16-polige IC'tjes. Die komen namelijk ook aan de

98.3 Werken met poorten en inverters

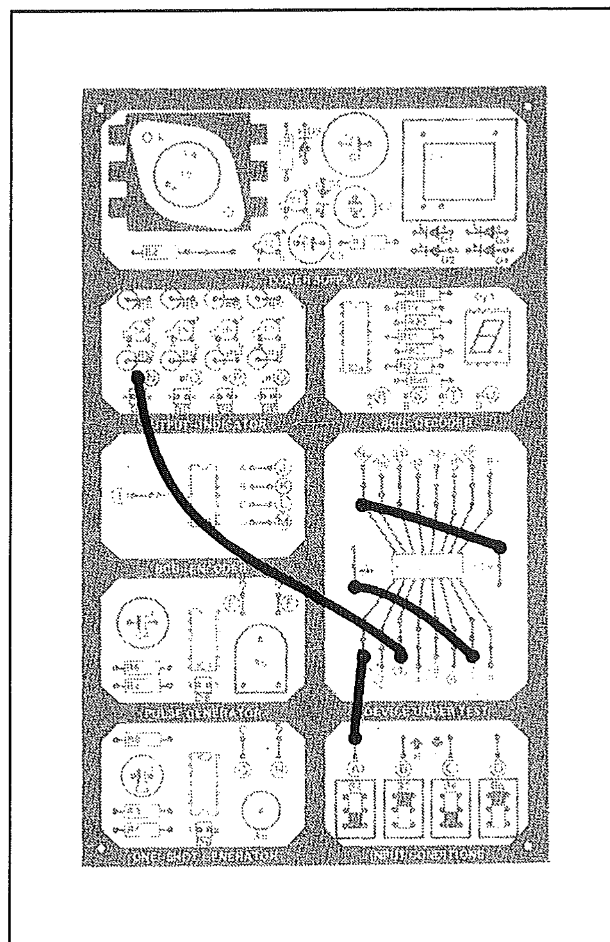
beurt. Als we in dat voetje een 14-polig IC plaatsen, zoals nu het geval is, dan blijven de aansluitingen 8 en 9 van het voetje ongebruikt. Dat heeft wel tot gevolg dat de cijfertjes bij het voetje niet meer corresponderen met de gestandaardiseerde aansluitcode van 14-polige IC's. Aansluiting 8 van het IC wordt dan namelijk bij de TTL-trainer aansluiting 10 en aansluiting 14 van het IC wordt op de trainer aansluiting 16.



Figuur 3/98.3-3: Het eerste experiment als elektronisch schema. Op één van de ingangen van de poort wordt een omschakelaar aangesloten, de uitgang wordt belast met een LED.

Wat te doen met ongebruikte ingangen?
Het feit dat een poort meerdere ingangen heeft wil niet zeggen dat we al die ingangen ook moeten gebruiken. Bij TTL-IC's is het zo dat we niet gebruikte ingangen ofwel aan de massa moeten schakelen ofwel gewoon niet aansluiten. Wat nodig is hangt af van het soort poort. Bij NAND-poorten is het laatste het goede: niet gebruikte ingangen van NAND-poorten worden nergens mee verbonden. Als het echter zo uitkomt mogen ze ook met de voedingsspanning van +5 V worden verbonden. Een niet aangesloten ingang stelt zichzelf namelijk in op de +5 V van de voeding.

Experiment 1:
de NAND-poort als inverter
Bij dit eerste experiment gaan we bekijken hoe de 7400 reageert als we slechts op één van zijn beide ingangen signalen aanleggen. De volgende verbindingen worden gemaakt om het schema van figuur 3/98.3-3 tot leven te brengen:
A - 1; N - 3; massa - 7; +5 V - 16
Deze bedrading is getekend in figuur 3/98.3-4.



Figuur 3/98.3-4: De bedrading op de TTL-trainer voor het eerste experiment.

Door middel van de eerste schakelaar op het blokje "input conditions" kunnen we

de spanning op de gebruikte ingang van de poort "L" of "H" maken. Het signaal op de uitgang wordt gedetecteerd door de LED. We stellen vast dat als de spanning op de ingang gelijk is aan "L" de spanning op de uitgang "H" is en vice versa. Met andere woorden: de poort inverteert het signaal. Vandaar dan ook dat we de NAND-poort, waarvan slechts een ingang gebruikt wordt, een inverter noemen: zij keert de logische toestand van een spanning om.
De waarheidstabel voor dit experiment is dus erg eenvoudig en wordt gegeven door de tabel van figuur 3/98.3-5.

A	Q
L	H
H	L

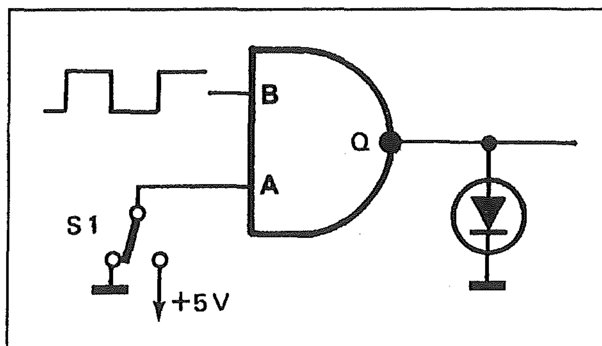
Figuur 3/98.3-5: De waarheidstabel van een inverter.

Boolse algebra

Er bestaat een speciale soort algebra waarmee men op een wiskundige manier de werking van digitale schakelingen kan voorstellen. Dat is de Boolse rekenwijze. Hoewel het zeker niet onze bedoeling is op de wiskundige toer te gaan (u bent er in de dagelijkse elektronicapraktijk vrijwel niets mee) willen we af en toe toch even vermelden hoe bepaalde logische schakelingen in deze algebra worden voorgesteld. Welnu, de inverterfunctie wordt als volgt voorgesteld:

$Q = \overline{A}$

Het horizontale streepje boven de A duidt op de inversie. De vergelijking bedoelt niets anders te zeggen dan dat de uitgang Q van de schakeling gelijk is aan het inverse van de logische spanning die op ingang A aanwezig is.



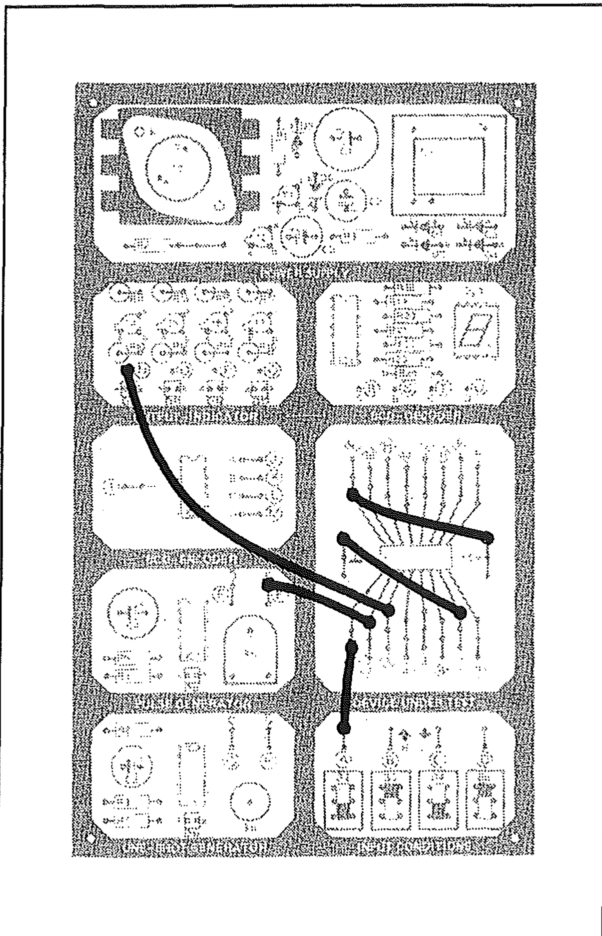
Figuur 3/98.3-6: Bij het tweede experiment wordt aan één ingang van de NAND-poort een signaal gelegd dat door middel van de spanning op de tweede ingang wel of niet naar de uitgang wordt doorgeschakeld.

Experiment 2: waarom men een poort een poort noemt

Een logische vraag, niet? Het woord poort duidt op iets dat open en dicht kan, met andere woorden iets dat de toegang vrij maakt of spert. Dat is ook de basisfunctie van een poort uit de digitale logica. Dat zal volgen uit experiment 2, waarvan het elektronisch schema getekend is in figuur 3/98.3-6 en de bedrading op de TTL-trainer in figuur 3/98.3-7.
Volgende verbindingen worden gemaakt:
A - 1; E - 2; N - 3; massa - 7; +5 V - 16
Wat doen we nu bij dit experiment? Wel, op één ingang van de poort voeren we een reeks impulsjes toe, afkomstig van de "puls-generator" van de TTL-trainer. Door middel van een stuursignaal willen we deze pulsen ofwel doorheen de poort sturen, ofwel blokkeren. Als we de A-ingang van de poort "H" maken zullen we zien dat de LED die met de uitgang Q van

98.3 Werken met poorten en inverters

de poort verbonden is, in hetzelfde ritme gaat knipperen als de LED van de generator. Met andere woorden: de pulsen van ingang B verschijnen op de uitgang van de poort, de poort is open.
Als we nu ingang A "L" maken, dan stellen we vast dat de LED die aangesloten is op de uitgang continu gaat branden. De pulsen van ingang B worden niet doorgelaten, de poort is gesperd.



Figuur 3/98.3-7: De bedrading van experiment 2 op de TTL-trainer.

Bij nadere bestudering van de werking van de schakeling stellen we vast dat de uitgang wel geïnverteerd is ten opzichte van de pulsspanning op de B ingang. Met andere woorden: als er op deze ingang een positieve puls staat, dan zal de uitgang "L" zijn. Dat is natuurlijk logisch, want als de poort open is, dan zitten we in feite op een identieke schakeling als die van experiment 1. Een NAND-poort zal dus steeds de spanning op de ingang inverteren!
De waarheidstabel van deze schakeling is getekend in figuur 3/98.3-8. Het symbool X staat voor een "irrelevant"-spanning, zoals dat in vaktaal heet. Dat wil zeggen dat het niet uitmaakt of de spanning op het betreffende punt "L" dan wel "H" is voor de werking van de schakeling. Als de spanning op ingang A "L" is, dan zal de uitgang immers steeds "H" zijn, onafhankelijk van de spanning op ingang B. De inversie, die door de schakeling wordt ingevoerd, komt in de waarheidstabel tot uiting door het reeds bekende horizontale streepje boven de "irrelevant"-spanning aan de uitgang.

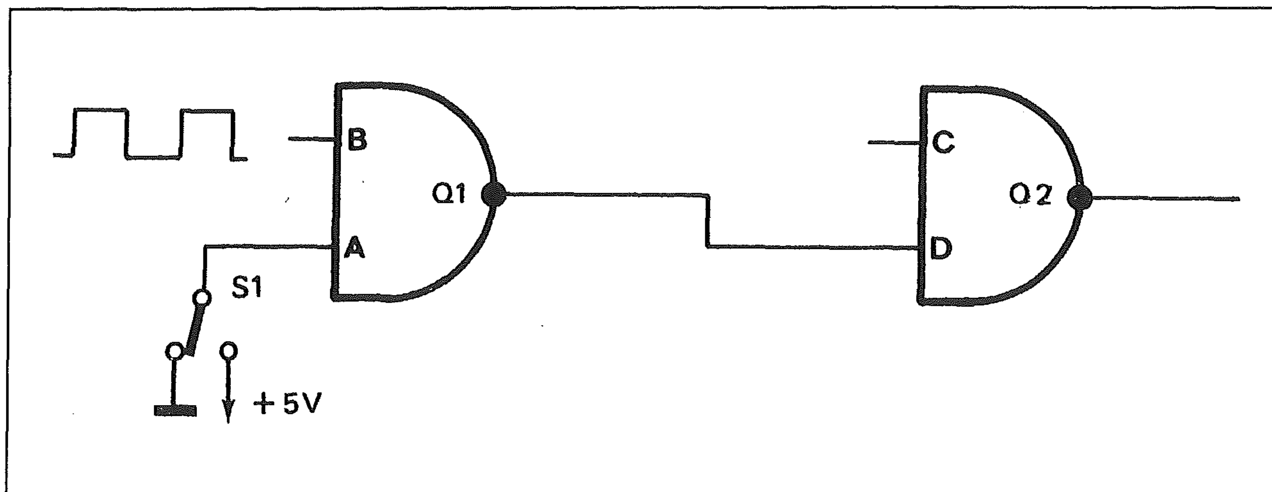
A	B	Q
L	X	H
H	X	$\overline{X}$

Figuur 3/98.3-8: De waarheidstabel van de schakeling van figuur 3/98.3-6.

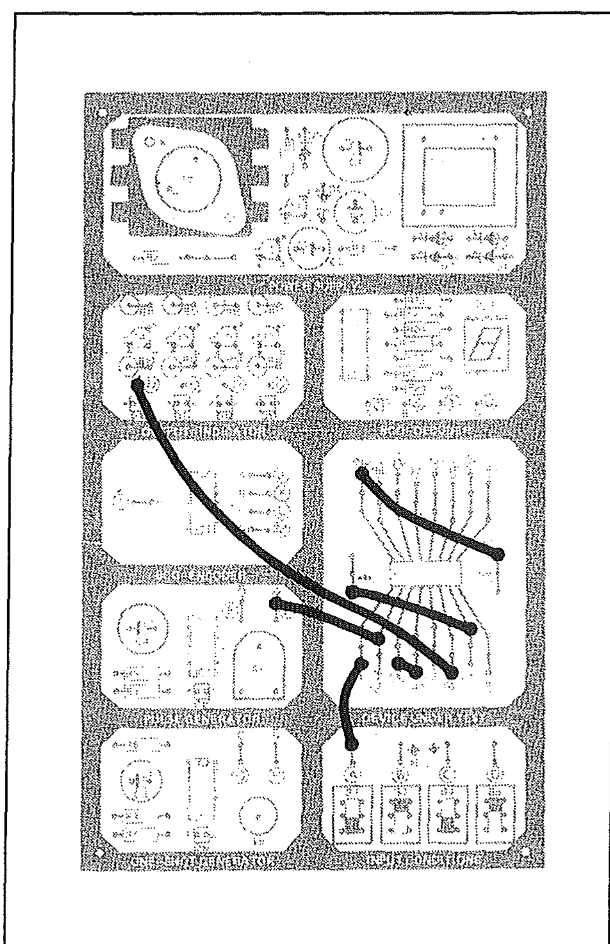
Experiment 3: de NAND-poort als niet inverterende poort

Voor sommige toepassingen kan het knap vervelend zijn dat de NAND niet alleen als poort werkt, dus een signaal kan doorlaten of sperren, maar dat zij dat signaal bovendien inverteert.

98.3 Werken met poorten en inverters



Figuur 3/98.3-9: Het schema van een niet inverterende poort.



Figuur 3/98.3-10: Experiment 3 op de TTL-trainer.

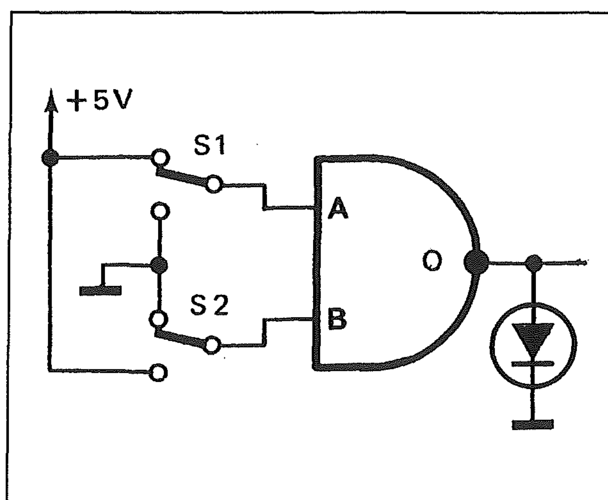
We willen in dit derde experiment een poort opbouwen die het signaal aan de ingang niet omkeert. Het schema is getekend in figuur 3/98.3-9, de bedrading op de TTL-trainer in figuur 3/98.3-10. Volgende verbindingen moeten tussen TTL-trainer en het proef-IC worden gemaakt:
A - 1; E -2; 3 - 4; N - 6; massa - 7; +5 V - 16
Bij deze opstelling gebruiken we dus twee poorten van het IC. De eerste is geschakeld als poort, de tweede als inverter. Dit experiment is dus in feite niets anders dan een combinatie van de experimenten 1 en 2. Als de eerste poort open is (ingang A = "H") zal op uitgang Q1 de geïnverteerde spanning van ingang B staan. De tweede poort zal deze spanning opnieuw inverteren, zodat uitgang Q2 hetzelfde verloop heeft als ingang B.
Twee achtereenvolgende inversies heffen elkaar immers op.

Experiment 4:
de NAND-poort als dusdanig gewaardeerd

Bij de inleiding van dit hoofdstuk hebben we gesteld dat een poort een ding is met

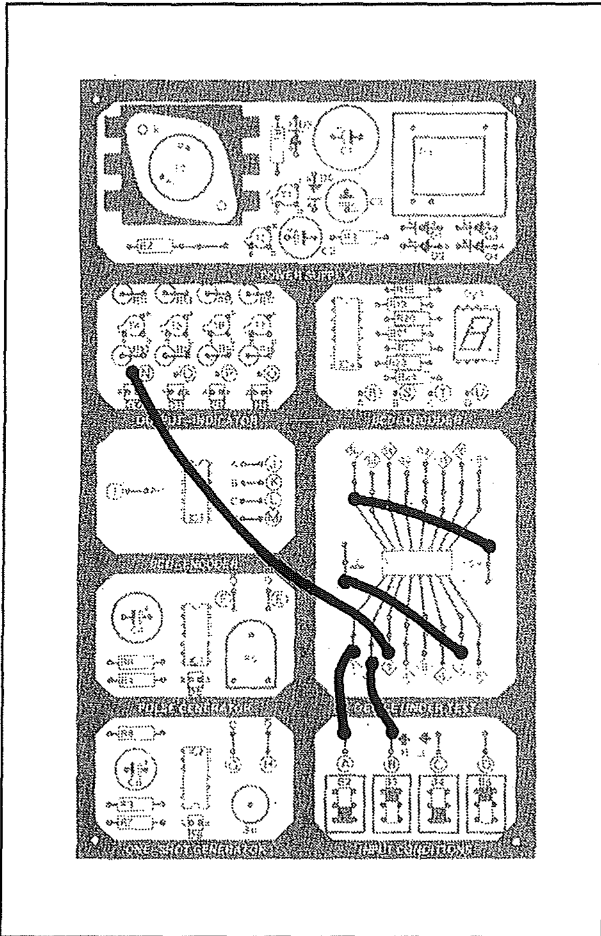
verschillende ingangen en één uitgang en dat de poort gekenmerkt wordt door het feit dat die ene uitgang op een specifieke manier zal reageren op bepaalde combinaties van spanningen op de ingangen.
De verschillende soorten poorten, als daar zijn NAND, NOR, AND, OR, EXOR en EXNOR, worden gekenmerkt door de specifieke combinatie van ingangsspanningen waarop de uitgang zal reageren door het "L" dan wel "H" worden.
De bedoeling van dit vierde experiment is na te gaan wat het karakteristieke gedrag van een NAND-poort is. Het enige dat we moeten doen is de beide ingangen van de poort verbinden met omschakelaars, door middel van deze schakelaars alle mogelijke combinaties van "L"-en en "H"-en op de ingangen zetten en bekijken hoe de uitgang op iedere combinatie reageert.
Het schema van dit experiment is getekend in figuur 3/98.3-11, de bedrading volgt uit figuur 3/98.3-12.
Volgende punten van de TTL-trainer moeten met elkaar worden verbonden:
A - 1; B - 2; N - 3; massa - 7; +5 V - 16
Het zal duidelijk zijn dat er in totaal vier mogelijke combinaties mogelijk zijn, namelijk: "L"-"L"; "L"-"H"; "H"-"L" en "H"-"H". We zullen vaststellen dat het LED-je dat de logische spanning op de uitgang van de poort detecteert bij drie van deze combinaties brandt. Alleen als beide ingangen van de poort "H" zijn zal de LED doven.
We kunnen nu dus de waarheidstabel voor de NAND-poort opstellen, wat resulteert in het tabelletje van figuur 3/98.3-13.
Als beide ingangen van de poort "H" zijn zal de uitgang "L" zijn.
Dit gegeven is eigen aan iedere NAND-poort. Als we een NAND-poort zouden hebben met tien ingangen (die bestaan!) zal de uitgang alleen "L" zijn, als alle tien ingangen "H" zijn.
Tot slot van de bespreking van dit experiment de Boolse uitdrukking voor de NAND-funktie:
$Q = \overline{A * B}$
Deze uitdrukking is, net als de waarheidstabel van figuur 3/98.3-13, specifiek voor de NAND.

De NAND in de praktijk
U vraagt zich misschien af: best leuk, maar wat zijn we daar nu mee in de praktijk? Er zijn ontelbare situaties te bedenken waarbij een schakeling met dergelijke eigenschap nuttig is. Stel bijvoorbeeld een alarmsysteem. Tien ramen zijn door middel van verborgen elektronische schakelaars met het alarm verbonden. Als alle schakelaars gesloten zijn mag het alarm niet afgaan. Als één van de schakelaars geopend wordt moet het alarm worden geactiveerd. Het zal duidelijk zijn dat een NAND-poort met tien ingangen ideaal is voor dit doel.



Figuur 3/98.3-11: Met dit schema kunnen we de ware identiteit van de NAND-poort achterhalen.

98.3 Werken met poorten en inverters



Figuur 3/98.3-12: De bedrading voor experiment 4.

A	B	Q
L	L	H
H	L	H
L	H	H
H	H	L

Figuur 3/98.3-13: De waarheidstabel van een NAND-poort.

Zélf experimenteren met andere poorten

Het is reeds geschreven, de NAND is niet de enige poort die bestaat. In de TTL-serie van geïntegreerde schakelingen kan men alle beschikbare poorttypen terugvinden. Op de bij de NAND beschreven manier kan men al deze soorten poorten leren begrijpen.

Ga dus naar uw onderdelenleverancier en bestel een handjevol TTL-poorten. Leuk als alternatief voor een TV-avondje!

Interessante IC's om mee te experimenteren zijn:

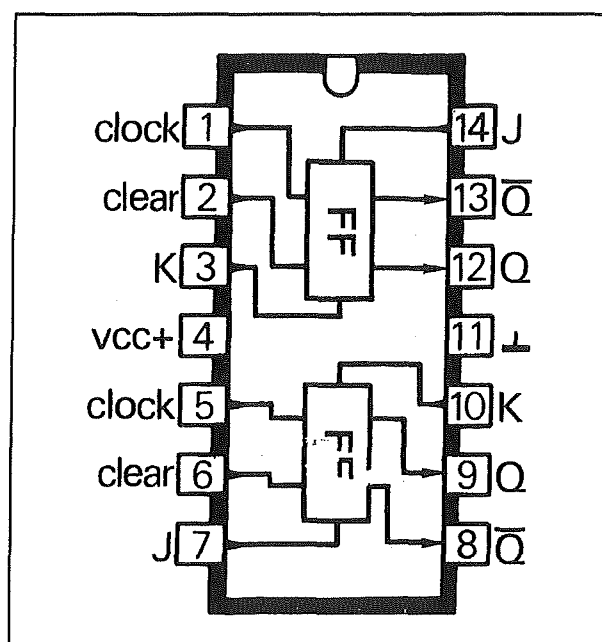
- 7408: 4 x AND-poort;
- 7432: 4 x OR-poort;
- 7402: 4 x NOR-poort;
- 74135: 4 x EXNOR-poort;
- 74136: 4 x EXOR-poort.

3/98.4

Werken met flip-flop's

Inleiding
Na het experimenteren met poorten in hoofdstuk 3/98.3 wordt het nu tijd voor het betere werk: flip-flop's. Er bestaan verschillende soorten flip-flop's, waaronder de J-K flip-flop wel de meest veelzijdige is. Een dergelijke schakeling gaan we dan ook in dit hoofdstuk als basis voor onze experimenten gebruiken.

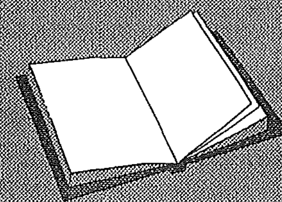
De SN7473
De J-K flip-flop wordt ook wel "master-slave" flip-flop genoemd. De officiële benaming van het IC dat we op de TTL-trainer aan de tand gaan voelen is SN7473 en dit onderdeel bevat twee flip-flop schakelingen. In deze eerste paragraaf wordt bekeken hoe het interne van dit digitale component er uitziet en welke experimenten we ermee kunnen uithalen.
Net zoals de reeds eerder besproken 7400 in het vorige hoofdstuk heeft de 7473 een 14-pins, dual-in-line behuizing. Figuur 3/98.4-1 geeft het intern blokschema van het IC. Dit schema geeft twee blokken weer, aangeduid met FF. Dit zijn de flipflop circuits, met erin aangegeven de respectievelijke in- en uitgangen. Iedere schakeling heeft vier ingangen en twee uitgangen.
De J- en K-aansluitingen zijn de "echte" ingangen van de flip-flop. De uitgangen zullen reageren op de spanningen die aan deze pootjes worden aangelegd.



Figuur 3/98.4-1: Het intern blokschema van de SN7473.

De clock is een commando-ingang. Als op deze aansluiting een puls wordt gelegd, dan zal de schakeling in actie komen. De

LEES OOK:
Hoofdstuk 3/6.7
Hoofdstuk 3/6.9
Hoofdstuk 3/98.1
Hoofdstuk 3/98.2



clear zal weinig toelichting behoeven. Een "L" spanning op deze ingang zet de schakeling terug in de uitgangspositie. De spanningen op beide Q-uitgangen wordt dan "L" en deze toestand blijft behouden zoland deze ingang "L" blijft.
De twee uitgangen dragen dezelfde naam Q, alleen is de ene voorzien van een streepje boven het lettersymbool: $\overline{Q}$. Zoals we reeds in een vorige aflevering leerden, duidt dit er op dat de spanning op die uitgang altijd het inverse of omgekeerde is van de spanning op de Q-uitgang.
Veel meer informatie over het onderdeel dan dit blokschema hebben we eigenlijk niet nodig. Hoe de flip-flop intern is opgebouwd is minder interessant.

INGANGEN				UITGANGEN	
clear	clock	J	K	Q	$\overline{Q}$
L	*	*	*	L	H
H	⎍	L	L	Qo	$\overline{Q}$o
H	⎍	H	L	H	L
H	⎍	L	H	L	H
H	⎍	H	H	schakelend	

Figuur 3/98.4-2: De waarheidstabel van de SN7473.

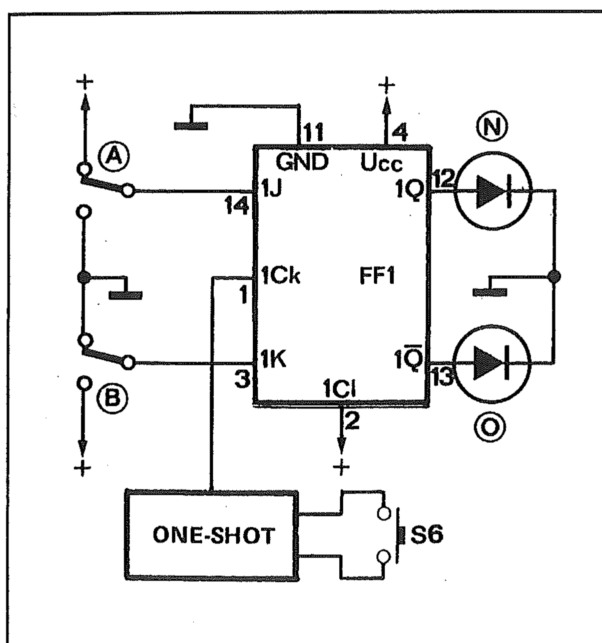
De waarheidstabel

De werking van een flip-flop wordt steeds toegelicht aan de hand van de "waarheidstabel". Deze is voorgesteld in figuur 3/98.4-2. Zoals men uit de vorige afleveringen van deze serie weet is een waarheidstabel een tabellarische samenvatting van de werking van de schakeling. In de tabel worden alle mogelijke combinaties van ingangsspanningen genoteerd. Voor iedere combinatie wordt opgetekend hoe de uitgangen van de schakeling op die combinatie reageren. De letters "L" en "H" staan, dat is overduidelijk, voor logische lage en hoge signalen. Een sterretje bij een ingang duidt aan dat de spanning op die ingang voor die bepaalde combinatie niet belangrijk is. In de kolom van de clock zijn symbooltjes getekend, die aanduiden dat er op die ingang een korte puls wordt aangelegd.
Wat leert die waarheidstabel over het slachtoffer van onze experimenten? Het blijkt dat, onder bepaalde omstandigheden, de uitgangen de spanningsniveaus van de ingangen J en K overnemen. Is de J-ingang "H" en de K-ingang "L", dan worden Q en $\overline{Q}$ respectievelijk "H" en "L" bij de eerstvolgende clockpuls. De Q-uitgang neemt dus de informatie van de J-ingang over. Is echter de J-ingang "L" en de K-ingang "H", dan nemen de uitgangen ook die informatie over bij de eerstvolgende clockpuls. Uit deze gedragingen blijkt duidelijk dat de benaming "master-slave" flipflop op haar plaats is. De ingangen (master) dicteren hun waarden aan de uitgangen (slave) en die overname gebeurt op een seintje van de clockingang. Maar, bovenstaande gebeurtenissen kunnen alleen maar plaatsvinden als de clearingang niveau "H" heeft. Met de clear op "L" geven de uitgangen, onverschillig welk niveau J, K en clock hebben, steeds respectievelijk een "L" en een "H" aan.
Er is nog een andere mogelijkheid om de flip-flop te "bevriezen". Zijn namelijk de J- en K-ingangen beiden "L" (natuurlijk met een "H" op de clear), dan blijven de uitgangen de waarden behouden die ze hadden voordat de ingangscondities werden toegevoerd. De waarheidstabel geeft nog een mogelijke onbesproken combinatie, namelijk J en K beiden "H". In dat geval zullen de uitgangen schakelen, dit wil zeggen dat ze bij iedere clockpuls van waarde zullen veranderen: van "L" naar "H", dan weer terug naar "L" en zo verder.

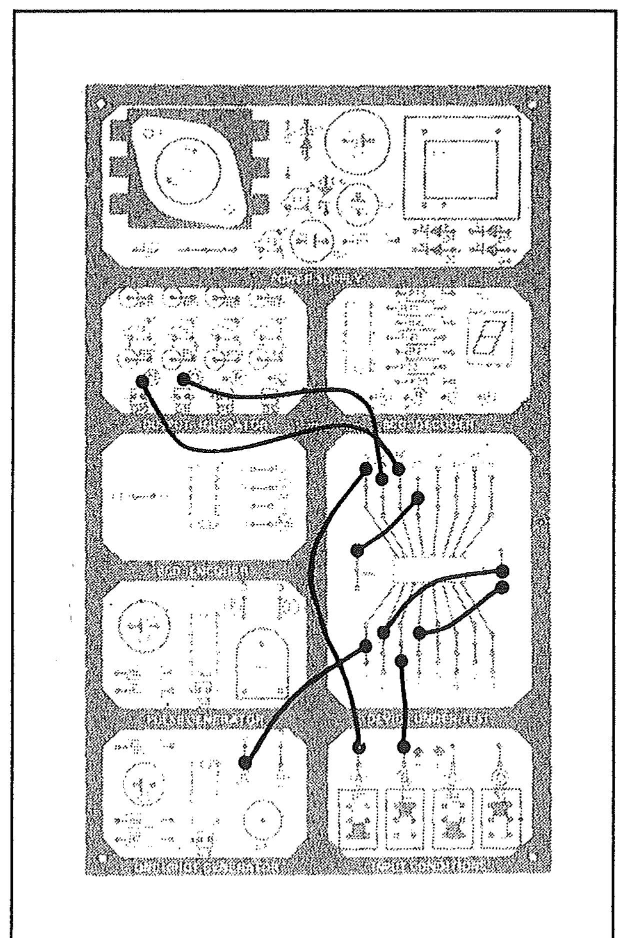
98.4 Werken met flip-flop's

AKTIE	GEVOLGEN VOOR DE UITGANGEN
clear = „L"	flip-flop wordt passief, met Q = „L", absoluut voorrangs-bevel
J = „H" - K = „H"	flip-flop slaat telkens om als clock van „H" naar „L" gaat
J = „L" - K = „H"	bij volgende negatieve clock-sprong wordt Q = „L" en blijft dit
J = „H" - K = „L"	bij volgende negatieve clock-sprong wordt Q = „H" en blijft dit
J = „L" - K = „L"	flip-flop verandert niet van toestand

Figuur 3/98.4-3: De werking van de flip-flop onder woorden samengevat.



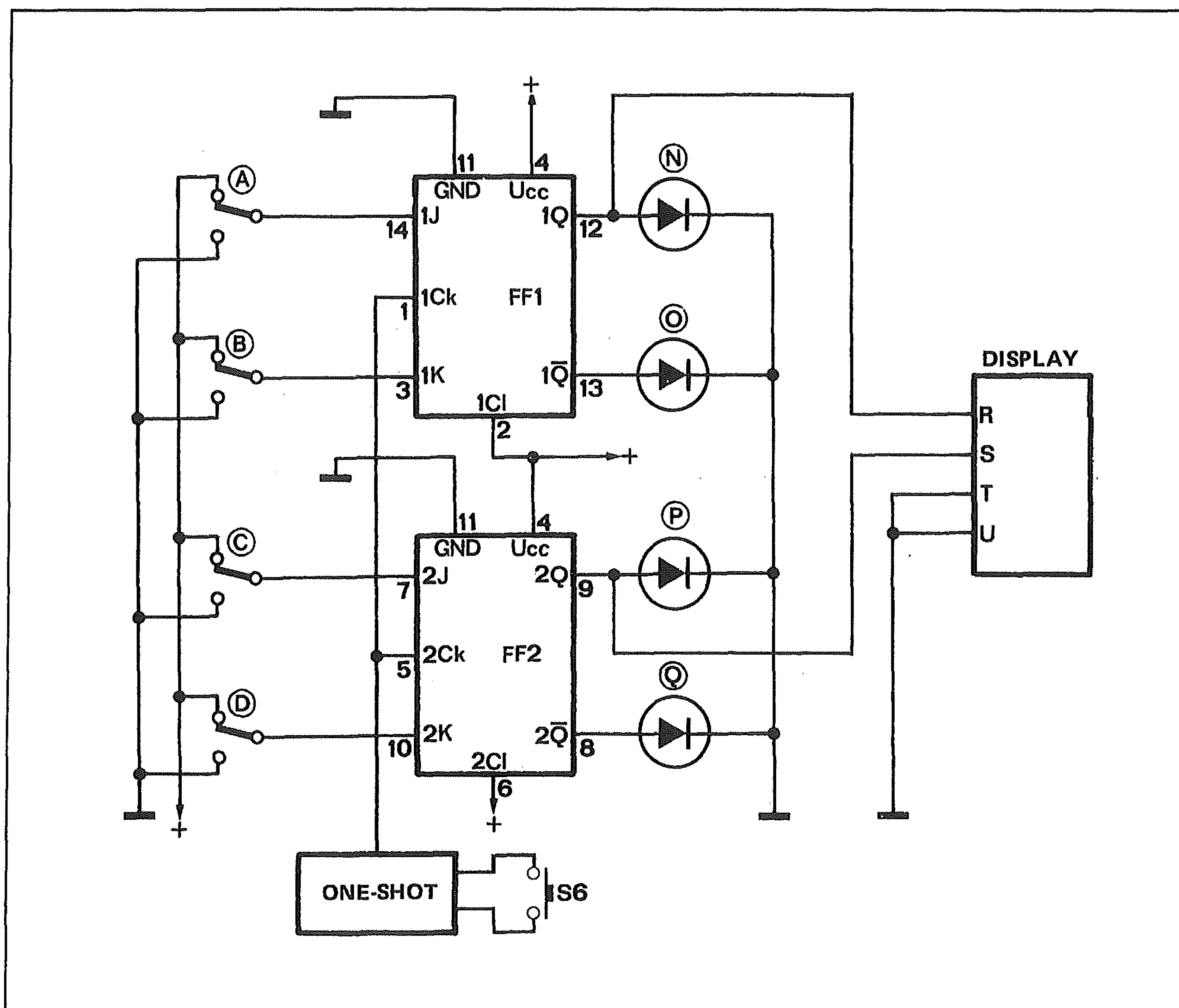
Figuur 3/98.4-4: Het eerste experiment als schematische weergave.



Figuur 3/98.4-5: De verbindingen op de TTL-trainer voor het eerste experiment.

De werking van de flip-flop kan men onder woorden samenvatten. Deze samenvatting is weergegeven in de tabel van figuur 3/98.4-3.
Het is erg nuttig de waarheidstabel zorgvuldig te bekijken en de tekst desnoods een paar maal door te lezen, net zolang tot de functionele werking van het IC duidelijk is geworden. Dat komt zeker van pas bij de experimenten die gaan volgen en papier is geduldig, nietwaar?

98.4 Werken met flip-flop's



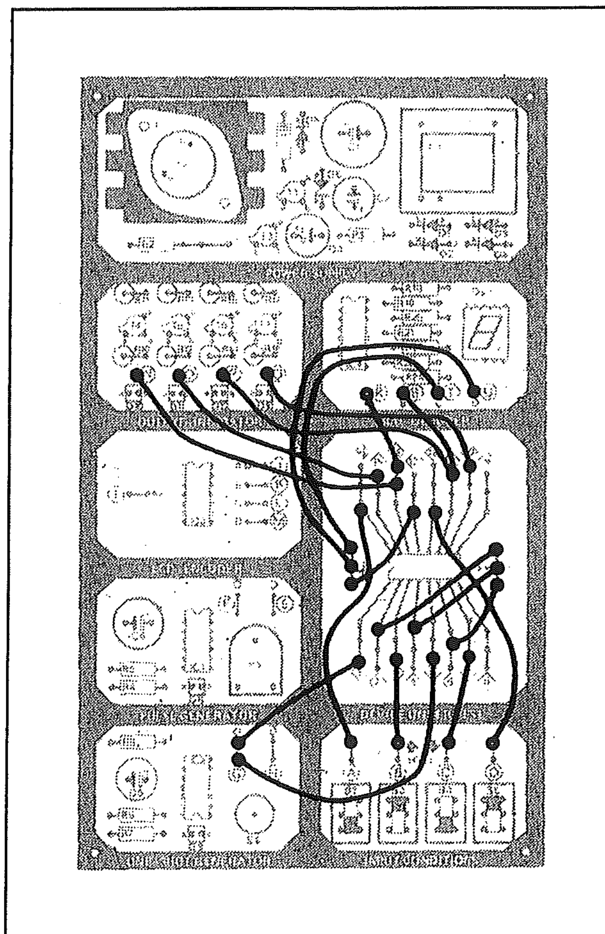
Figuur 3/98.4-6: Het elektronisch schema van het tweede experiment.

Experiment 1: de J-K flip-flop als geheugenelement

Een belangrijke eigenschap van de flipflop en van een J-K flip-flop in het bijzonder is het feit dat dit circuit binaire informatie kan bewaren. Met binaire informatie wordt bedoeld de "H"- en "L"-niveaus aan de uitgangen. Als de flip-flop een combinatie van spanningsniveaus op zijn uitgangen kan vasthouden, doet hij op die manier dienst als geheugen van binaire informatie. Laten we dit eens uitproberen, waarbij figuur 3/98.4-4 de schematische bedoeling weergeeft. De schakelaars A en B, respectievelijk S2 en S3 op de TTL-trainer, leveren ons de "H"- en "L"-niveaus om toe te voeren aan de J- en K-ingangen. Met de one-shot pulse generator is het mogelijk de clockpuls op te wekken voor het overnemen van de ingangsniveaus op de uitgangen. De clear-ingang verbinden we met een "H", oftewel simpelweg de +5 V voedingsspanning en de LED's die verbonden zijn met de TTL-

98.4 Werken met flip-flop's

aansluitingen N en O laten we nauwkeurig het doen en laten van dit experiment noteren.
In het kort de nodige verbindingen:
A - 16; B - 3; G - 1; N - 14; O - 15;
+5 V - 2; +5 V - 4; massa - 13.
Bekijk figuur 3/98.4-5 om te zien hoe de verbindingsdraadjes lopen!
Zoals reeds eerder gezegd, in het 16-pins IC-voetje op de TTL-trainer hebben we de 14-pins SN7473 zo geplaatst dat aan de rechterkant van het voetje de pinnen 8 en 9 ongebruikt blijven.
En nu de praktijk!
De schakelaars bijvoorbeeld in stand A = "H" en B = "L" gezet, heeft als gevolg dat bij een clockpuls via knop S6 de LED's D10 en D11 tevens in stand "H" en "L" springen. Deze toestand blijft bestaan, ook als we de schakelaars A en B daarna in andere standen zetten. De schakeling "onthoudt" de informatie die haar werd toevertrouwd. Probeer de diverse J-K combinaties uit de waarheidstabel met behulp van de schakelaars A en B maar uit en kijk hoe D10 en D11 reageren.



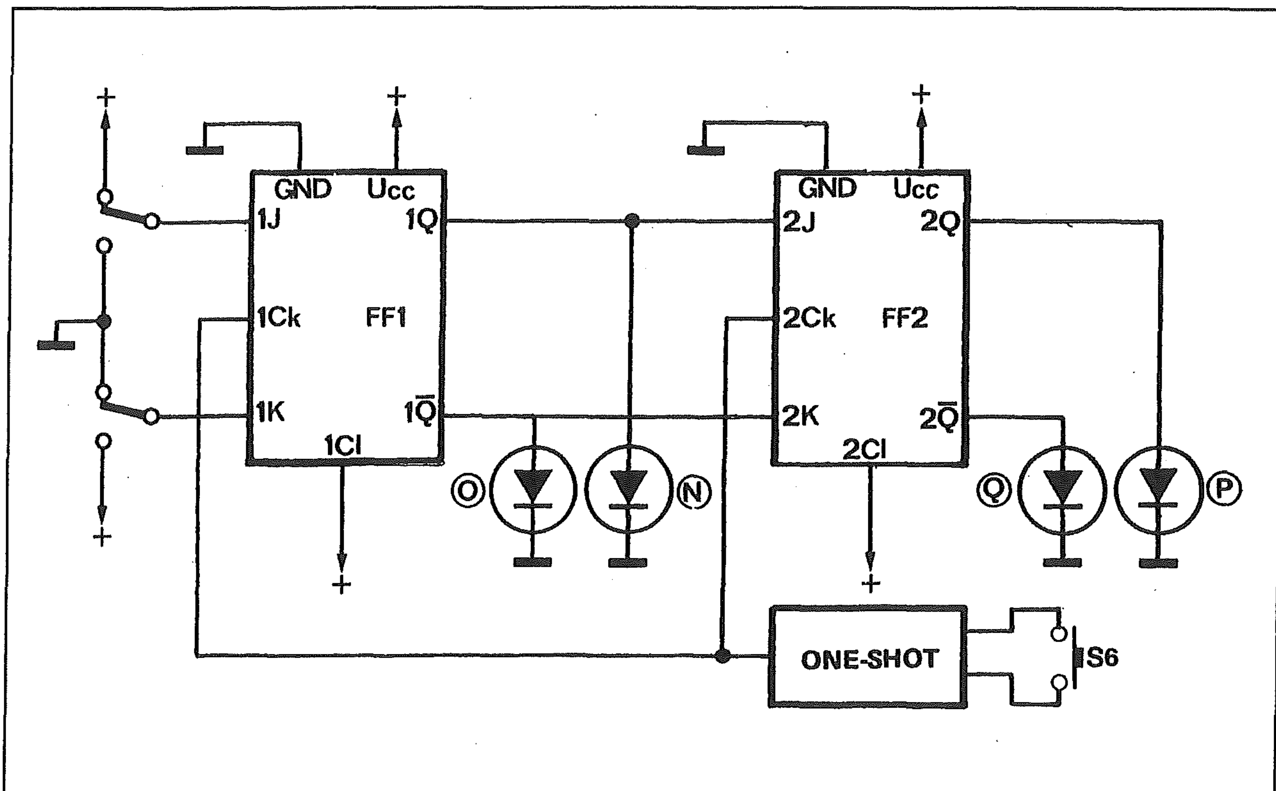
Figuur 3/98.4-7: De bedrading van experiment 2 op de TTL-trainer.

Experiment 2:
twee flip-flop's kunnen meer dan één
Iets fraaier wordt het, als de tweede flip-flop uit de SN7473 mede in gebruik wordt genomen en het display DY1 de binaire informatie decimaal, dus onder de vorm van een cijfertje, zichtbaar maakt. Figuur 3/98.4-6 geeft het schema van dit tweede experiment. De aansluitingen R en S van het display gaan naar de Q-uitgangen van de beide flip-flop's. De T- en U-aansluitingen van de indicator liggen aan massa, zijn dus logisch "L". De vorige bedrading kan blijven bestaan en de extra aansluitingen op het 16-pins IC-voetje zijn:
C - 7; D - 12; G - 5; P - 11; Q - 10; R - 14;
S - 11; T - massa; U - massa; +5 V - 6

GETAL	BCD KODE
0	L-L-L-L
1	H-L-L-L
2	L-H-L-L
3	H-H-L-L

Figuur 3/98.4-8: Het verband tussen de decimale cijfers en de corresponderende BCD-code.

98.4 Werken met flip-flop's



Figuur 3/98.4-9: Het schema van het schuifregister.

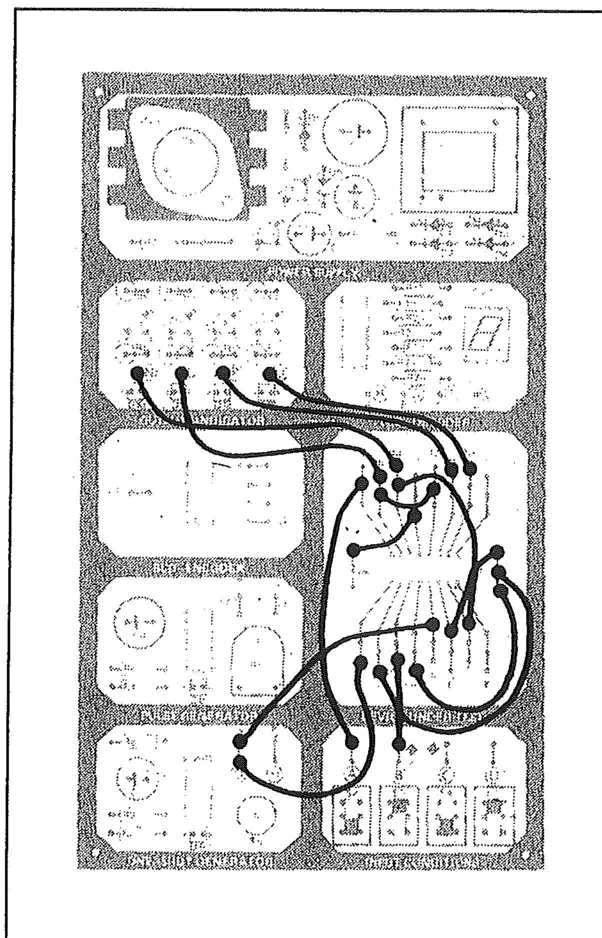
Als we deze verbindingen gelegd hebben moet het geheel er uit zien als getekend in figuur 3/98.4-7. Zet de schakelaars A, B, C en D bijvoorbeeld in de stand "H-L-H-L": de LED's volgen deze stand bij de eerstvolgende clockpuls en het display zal het cijfer 3 aanduiden. Immers, de S- en R-aansluitingen van dit onderdeel nemen de "H" van A en de "H" van C over. Wat merkt dus het display aan zijn vier ingangsklemmen? Wel, respectievelijk "H-H-L-L" en dat is volgens de regelen der kunst en de tabel van figuur 3/98.4-8 het cijfer 3. Het moet nu niet moeilijk vallen om meer cijfertjes in het geheugen te stoppen. Bijvoorbeeld het cijfer 1: schakelaars A, B, C en D op de standen "H-L-L-H" en bij de clockpuls via S6 verschijnt deze combinatie op de LED's achter de aansluitingen N, O, P en Q.

Als gevolg hiervan zullen de R-, S-, T- en U-klemmen van het display op "H-L-L-L" komen, ofwel met behulp van figuur 3/98.4-8 het cijfer 1.
De twee resterende mogelijkheden zijn nu zelf te reconstrueren.

Experiment 3:
de flip-flop in het schuifregister
In onze vorige experimenten beleefden wij het feit dat een flip-flop een geheugenfunctie vervult, dus in de elektronica voor het opbergen van informatie kan worden gebruikt. In dit derde experiment gaan wij een situatie nabouwen waarin zo'n functie van pas komt. We zullen namelijk een zogenoemd "schuifregister" uitproberen. In het kort is een schuifregister een keten van geheugenelementen waarin de informatie van flip-flop tot flip-flop wordt door-

98.4 Werken met flip-flop's

gegeven. Een schuifregister kan dus worden gebruikt om informatie te verplaatsen. Een voorbeeld van het praktisch gebruik van een schuifregister is een digitaal meetinstrument, waar gemeten informatie uit het geheugen moet worden gehaald en verplaatst naar de uitleeseenheid. Zoals figuur 3/98.4-9 leert, wordt zo'n schakeling opgebouwd door de uitgangen van de eerste flip-flop te verbinden met de ingangen van de tweede.
De Q-uitgang gaat naar de J-ingang, waarbij de K natuurlijk geen andere keuze heeft dan aansluiting te zoeken bij de $\overline{Q}$-uitgang. Leggen we de verbindingen zoals aanschouwelijk voorgesteld in figuur 3/98.4-10, dan is dit overspringen van informatie te zien van de LED's N en O naar hun soortgenoten P en Q.
De verbindingen:
A - 16; B - 3; G - 1; G - 5; N - 14; O - 15; P - 11; Q - 10; +5 V - 2; +5 V - 4; +5 V - 6; massa - 13; 15 - 12; 14 - 7.
Schakelen we ditmaal de schakelaars A en B respectievelijk in de "H"- en "L"-stand, dan neemt bij het eerste clocksignaal flip-flop 1 de "H" en "L" over, bij de tweede clockpuls verhuist deze informatie naar de tweede flip-flop. Bij de eerste clockpuls zal dus LED N oplichten en O niet, wel afhankelijk natuurlijk van de stand die ze reeds hadden. De volgende druk op de toets S6 heeft tot gevolg dat flip-flop 2 deze informatie overneemt, zodat P oplicht en Q niet. Omdat dit kunstje snel verveelt, maken we de verbindingen A - 16 en B - 3 los en herverbinden 16 - 10 en 3 - 11.
Deze gewaagde ingreep heeft de ingangen van de eerste flip-flop losgemaakt van de schakelaars A en B en gekruist doorverbonden met de uitgangen van de tweede flip-flop. Hetgeen inhoudt dat de informatie vanaf de uitgangen nu weer teruggegeven kan worden naar de ingangen van het schuifregister, zodat dit oneindig lang in deze cyclus kan ronddraaien.



Figuur 3/98.4-10: De bedrading op de TTL-trainer voor het experimentele schuifregister.

Een aardig vraagje tussendoor is waarom we de in- en uitgangen gekruist hebben doorverbonden. Wel, een niet gekruiste verbinding zou alleen maar weer die informatie aan flip-flop 1 geven die deze al bevatte, dus de LED's zouden steeds dezelfde informatie blijven weergeven. Proberen we het weer eens, de indicators N tot en met O staan nog in de stand "H-L-H-L". Een druk op S6 zal tot gevolg hebben dat de eerste "H-L" verhuist van N-O

naar P-Q en de tweede "H-L" verhuist geïnverteerd (een moeilijk woord voor omgedraaid) naar N-O. De totale stand wordt dus "L-H-H-L".
Probeer zelf eens andere combinaties uit, dit levert leuk uitzoekwerk op.

Experiment 4:
de J-K flip-flop als counter

Als we het huiswerk uit ons vorig experiment naar behoren hebben uitgevoerd, moet er bij het rondclocken van de informatie iets bijzonders gebleken zijn. Als we de gang van zaken iets nader onder de loep nemen, dan moeten we de standen geconstateerd hebben uit de tabel van figuur 3/98.4-11.

CLOCK-PULSEN	N	O	P	Q
beginstand	H	L	H	L
eerste	L	H	H	L
tweede	L	H	L	H
derde	H	L	L	H
vierde	H	L	H	L

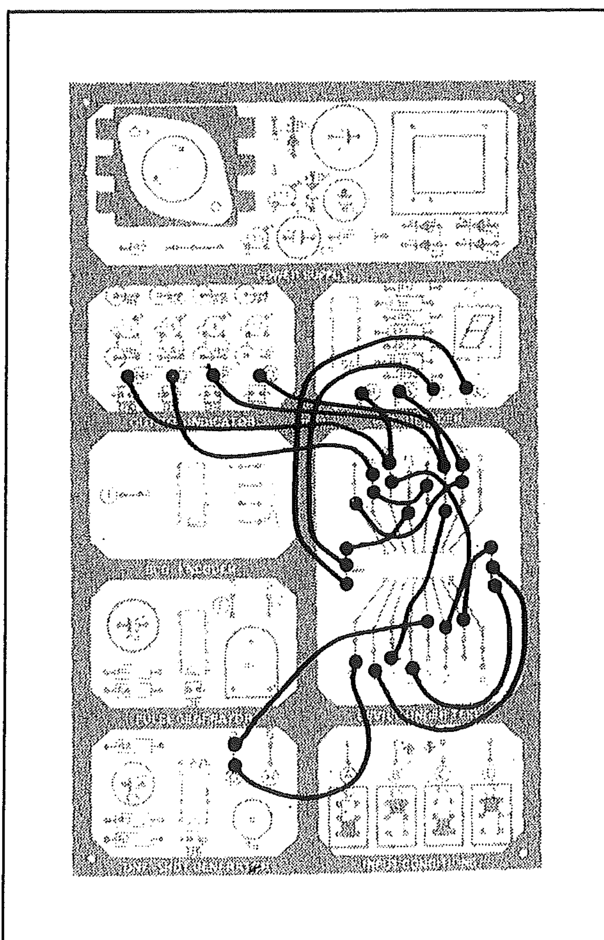
Figuur 3/98.4-11: De opeenvolgende standen van de LED's N tot en met Q bij het schuifregister van experiment 3.

Na het vierde clocksignaal is de stand weer gelijk aan die waarmee we begonnen waren, de cirkel is rond. We zouden met dit spelletje erg lang door kunnen gaan, maar steeds zullen de standen in dezelfde volgorde repeteren. Probeer het maar eens, noteer ze desnoods als ze niet zo snel te onthouden zijn!
We zouden nu de volgende veronderstelling kunnen doen. Stel, we sluiten de uitgang 1Q van FF1 (verbonden met LED N) tevens aan op ingang R van display DY1 en uitgang 2Q van FF2 (verbonden met LED P) tevens aan op S van hetzelfde display. Alleen maar als veronderstelling, laten we de aansluitingen in werkelijkheid nog maar even achterwege. Stel verder dat we T en U van het display aansluiten op "L" (massa) net zoals we in experiment 2 gedaan hebben. Dan zouden we het tabelletje van figuur 3/98.4-12 kunnen maken.
Wanneer we nu weer terugdenken aan de BCD-code dan is onze rondcirkelende binaire informatie in feite te vertalen naar een decimale getallenreeks, die start met 3, per clocksignaal van waarde verandert en bij de waarde 1 gekomen weer terugspringt op 3.
Wat we nu, waarschijnlijk onbewust, hebben opgebouwd is een wat vreemde teller (counter), bestaande uit twee flip-flop's. Laten we het circuit toch maar even op de TTL-trainer opbouwen, wat zeer eenvoudig gaat want het enige dat we te doen hebben is de vorige schakeling uitbreiden met de verbindingen naar het display en de twee "L"-niveaus op datzelfde onderdeel.
Hier volgen ze:
R - 14; S - 11; T - massa; S - massa.
In figuur 3/98.4-13 is het totale bedradingsschema opgenomen.
Bij het aanleggen van een clocksignaal met de schakelaar S6 zien we onze teller lustig via 2 en 3 naar 1 tellen, weer terugspringen op 3 en dit tot in de eeuwigheid. Het enige dat jammer is aan deze constructie is het feit dat het tellen niet in de normale numerieke volgorde gebeurt. De teller telt slechts correct af tot 2, geeft dan een nul aan en als laatste een 1. Erg geciviliseerd is deze manier van doen niet te noemen, wat we willen is een teller die regelmatiger van waarde verandert.

98.4 Werken met flip-flop's

CLOCK-PULSEN	R	S	T	U	getal volgens BCD-kode
beginstand en vierde	H	H	L	L	3
eerste	L	H	L	L	2
tweede	L	L	L	L	0
derde	H	L	L	L	1

Figuur 3/98.4-12: De BCD-vertaling van de informatie uit het repeterende schuifregister van experiment 3.

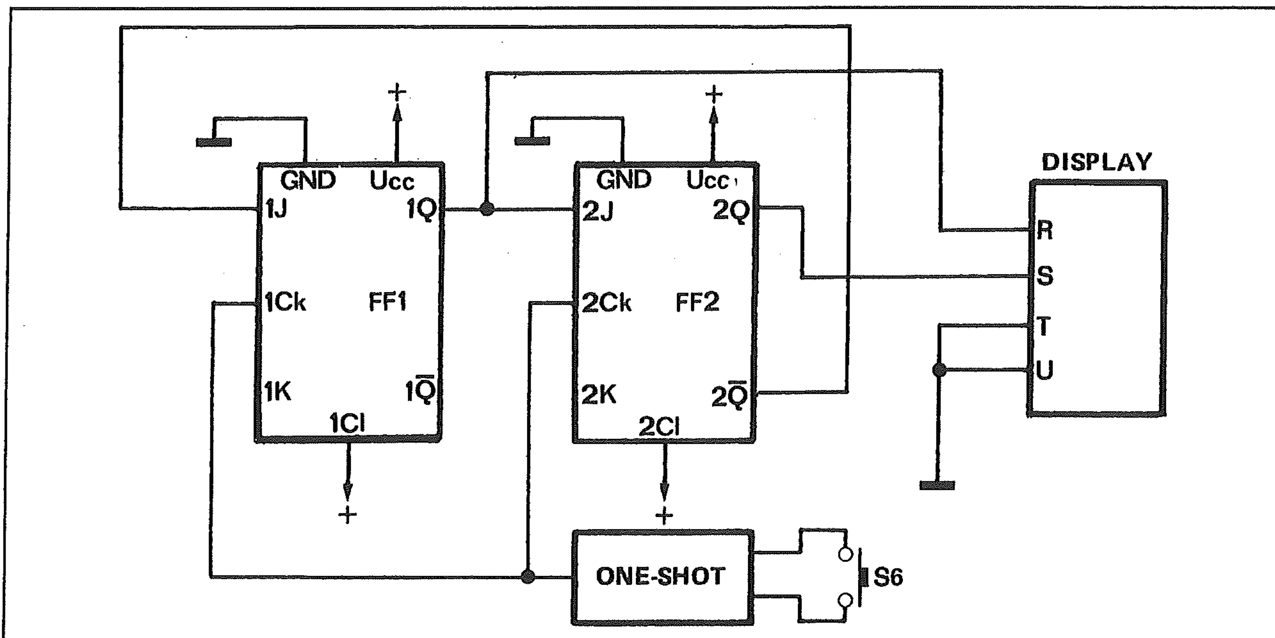


Figuur 3/98.4-13: Het bedradingsschema voor het eerste counter-experiment.

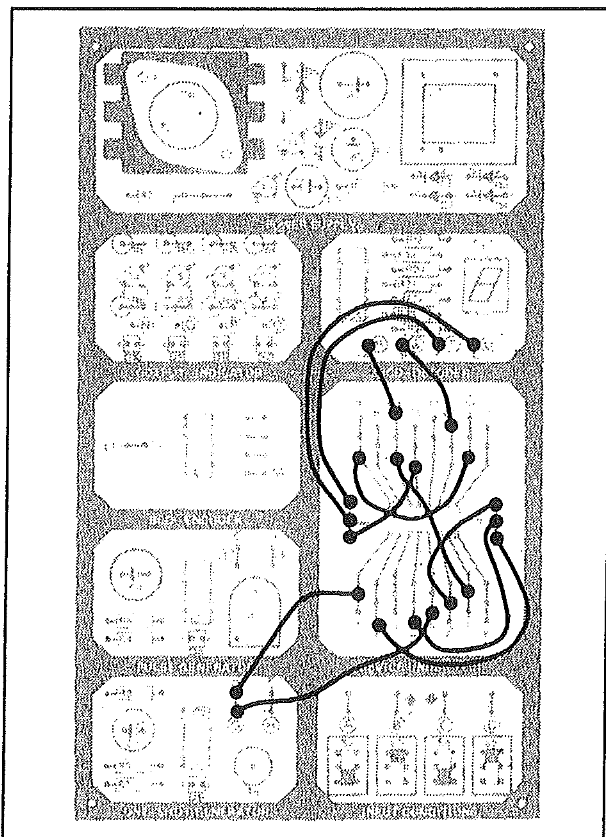
Experiment 5:
de modulus-3 teller

Om deze wens te realiseren moeten we een andere schakeling te bedenken, zie figuur 3/98.4-14. We stellen vast dat er weer niet veel verschil bestaat met de vorige situatie. Dit is ook wel logisch, want door de terugkoppeling wordt juist het cyclische karakter van de telschakeling gegeven.

98.4 Werken met flip-flop's



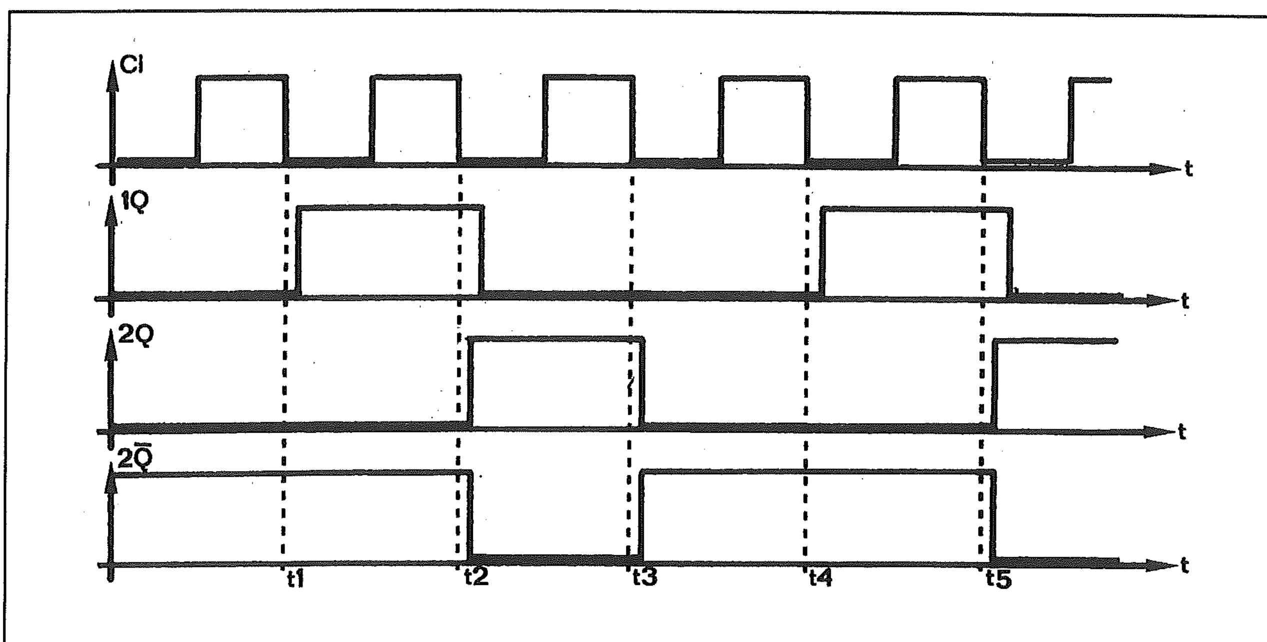
Figuur 3/98.4-14: Het schema van de modulus-3 teller. Deze schakeling wordt afgeleid uit het schema van het schuifregister.



Figuur 3/98.4-15: Het bedradingsschema voor experiment 5.

Omdat de werkingswijze van dit schema wat complexer is, zullen we wat dieper op de details ingaan. Een beschouwing van wat er precies na elke clockpuls gebeurt is hier wel op zijn plaats, dus de blikken gericht op het pulsvolgorde diagram van figuur 3/98.4-16. Zoals reeds eerder geschreven zal de uitgang van de flip-flop van waarde veranderen op het moment dat de clockpuls een negatieve sprong maakt, dus van "H" naar "L" gaat. In figuur 3/98.4-16 betekent dit dat op de achterflank van de eerste clockpuls de uitgang van de eerste flip-flop 1Q naar "H" gaat. Het valt op dat er een klein tijdsinterval bestaat tussen het optreden van de achterflank van de clockpuls en het overschakelen van de uitgang 1Q. Dat wordt veroorzaakt door de traagheid van het circuit, de schakeling kan pas reageren als zij een bepaalde tijd ter beschikking krijgt om het signaal te verwerken. Deze tijd is overigens heel erg klein, zo klein zelfs dat hij met normale apparatuur niet te meten is.

98.4 Werken met flip-flop's



Figuur 3/98.4-16: Het pulsvolgorde diagram (ook timingdiagram genoemd) van de modulus-3 teller. Een dergelijke grafiek geeft een grafische weergave van het verloop van de spanningen in functie van de tijd.

Na de tweede clockpuls neemt uitgang 2Q van de tweede flip-flop de uitgang van de eerste schakeling over, immers 1Q is doorverbonden met 2J. Op datzelfde moment staat 2Q op de ingang 1J, dus bij de derde clockpuls wordt de waarde "L" doorgegeven aan 1J.
De vierde clockpuls doet 1Q weer de waarde "H" aannemen, die wordt voorgeschreven door $2\overline{Q}$ en 2Q de waarde "L", bevolen door 1Q.
Deze monotonie zet zich voort, want in feite bestaat na de vierde puls weer de situatie die we kenden na de eerste puls. We zien dus weer eens een cyclisch proces ontstaan, gebeurtenissen die zich steeds herhalen.
De tabel van figuur 3/98.4-17 geeft een vertaling van het schema waarin de verschillende logische niveaus op de verschillende tijdstippen zijn weergegeven.

TIJDSTIPPEN	1Q	2Q
t1	L	L
t2	H	L
t3	L	H
t4	L	L
t5	H	L

Figuur 3/98.4-17: De logische niveaus op de uitgangen van de twee flip-flop's, afgeleid uit het pulsvolgorde diagram van de modulus-3 teller.

De verdere bespreking van dit experiment hoeft niet zoveel woorden te kosten. De T- en U-klemmen van het display zijn weer aan de massa gelegd.
De 1Q en 2Q uitgangen dienen als actieve telaansluitingen voor respectievelijk de R-

en S-klemmen. Zodoende wordt er aan de BCD van figuur 3/98.4-8 helemaal tegemoet gekomen. De aldus opgebouwde teller telt cyclisch van 0 tot en met 2. De benaming "modulus-3" slaat op de hoeveelheid getallen die de schakeling aankan. In de wiskunde heeft de term modulus de betekenis van absolute waarde, vandaar. Nog een tip: willen we het tellen automatiseren, dan sluiten we de twee clockingangen aan op de uitgang F van de pulse-generator.

3/98.5

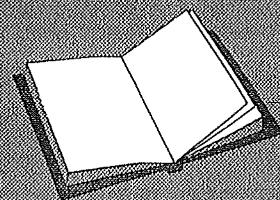
Werken met tellers

Inleiding
Nadat in de vorige hoofdstukken de begrippen poorten en flip-flop's aan de orde zijn geweest, schieten we nu een heel eind op door de IC's SN74192 en SN74193 onder handen te nemen. Hoewel dit vrij gecompliceerde tellers zijn en het logischer zou zijn een eenvoudige teller als de 7490 te bespreken, is deze keuze bewust gemaakt. Immers, in de volgende aanvulling wordt een bouwbeschrijving besproken waar deze tellers het hart van vormen. Beide IC's zijn zogenaamde synchrone "up-down counters" (op- en neertellers), waarbij de 74193 van of tot 16 en de 74192 van of tot 10 kan tellen. Beide IC's werken volledig identiek, zodat wie de 74192 begrijpt geen moeite heeft met het doorgronden van de 74193. In de TTL-trainer is het mooier om aan de hand van de tienteller een en ander te verduidelijken.

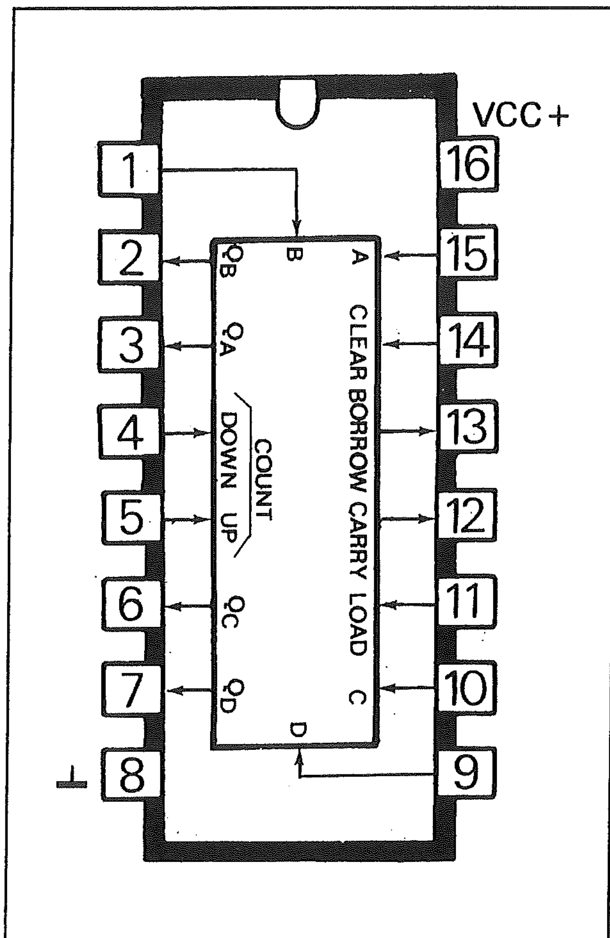
De op- en neertellers
Maar, alvorens we gaan experimenteren, eerst wat inleidende informatie over deze op- en neertellers. De 74192 en 74193 zijn zogenaamde "monochip dual in line integrated circuits", wat zoveel wil zeggen als een geïntegreerde schakeling met (in dit geval) 16 aansluitingen, gegroepeerd in 2 x 8 op een rijtje. In figuur 3/98.5-1 is een bovenaanzicht gegeven van de aansluitingen van de IC's, zowel intern als extern.

Hieraan is te zien dat van deze 16 aansluitingen er geen een gemist kan worden. In dit geval vinden we de aansluiting voor de +5 V op pen 16 en de massa-aansluiting op pen 8. Werd bij de uitleg van de 7400 nog in het blokschema weergegeven dat het IC vier NAND-poorten bezat, bij de IC's die hier worden besproken is het onbegonnen werk de inwendige schakeling in het blokje in te tekenen. Hoe gecompliceerd deze IC's zijn blijkt uit figuur 3/98.5-2. Hier is het inwendige blokschema van de 74192 weergegeven. Bij de tekenwijze van figuur 3/98.5-1 beperkt men zich tot het aangeven van de verschillende logische functies bij de betreffende aansluitingen. De gecompliceerde combinatie van vele poorten en vier flip-flop's uit figuur 3/98.5-2 blijft hier verder onbesproken, omdat de uitleg van dit schema ons van experimenten met de TTL-trainer zou afhouden.

LEES OOK:
Hoofdstuk 3/6.9
Hoofdstuk 3/98.1
Hoofdstuk 3/98.2
Hoofdstuk 3/98.4



98.5 Werken met tellers

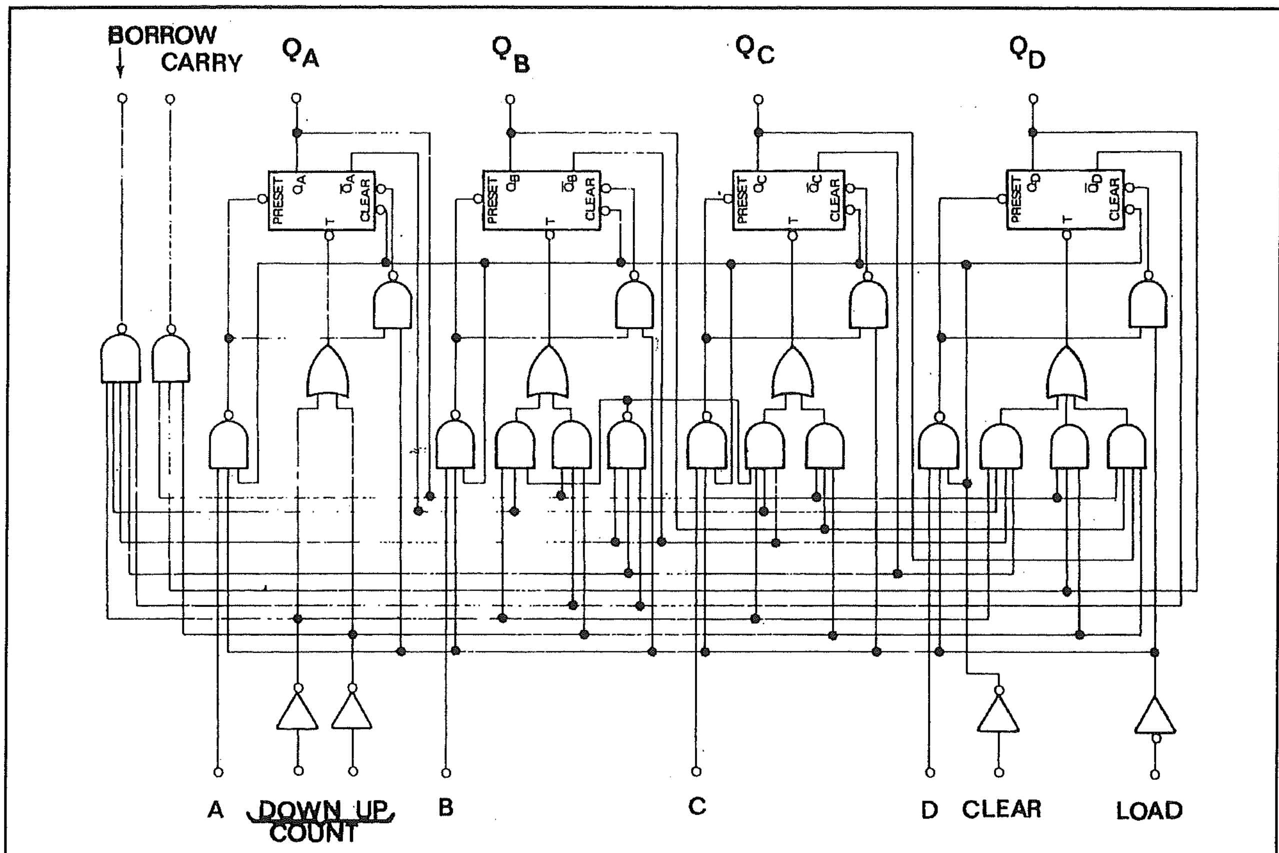


Figuur 3/98.5-1: De aansluitgegevens en de functiebeschrijving van de 74192 en 74193.

Alvorens met het eerste experiment te beginnen nog even in het kort de mogelijkheden van de op- en neertellers. Kijken we naar figuur 3/98.5-1, dan ontdekken we bij de punten 4 en 5 de woorden "count up" en "count down". Zoals we uit de bespreking van de op de trainer ingebouwde 7490 weten, wordt bij een teller ieder aan de clockingang (dat zijn hier de "count up" en "count down") aangeboden pulsje geteld, zodat aan de Q_A- tot en met Q_D-uitgangen van het IC in BCD-code het aantal getelde pulsjes wordt weergegeven. Deze BCD-code wordt aangeboden aan de "BCD-decoder", waarna het getal netjes op het zeven-segment display verschijnt. Op precies dezelfde manier kunnen we pulsjes aan de 74192 aanbieden, de grap is nu dat we kunnen kiezen of de pulsjes bijgeteld dan wel afgetrokken worden. Immers, bij de besproken IC's zijn er twee clockingangen, waarbij de "count up"-ingang de teller stuurt voor het optellen en de "count down"-ingang hetzelfde doet voor het aftrekken. De code op de vier uitgangen is de gebruikelijke BCD-code, die nog eens wordt weergegeven in de tabel van figuur 3/98.5-3, zodat de "H"- en "L"-toestanden overeen komen met de uitkomst van het aantal opgetelde of afgetrokken pulsjes, aangeboden aan een van de clockingangen. Willen we het tellen opnieuw laten starten, dan kan dit door punt 14, de clear, even "H" te maken. Het resultaat zal zijn dat alle uitgangen (A, B, C en D) naar "L" gaan, zodat op het display een nul verschijnt. Een positief pulsje op de clear, zo zien we, zal op ieder gewenst moment de telcyclus onderbreken. Een andere mogelijkheid om het tellen te onderbreken is aanwezig dank zij de zogenaamde "load- and data-inputs". Wordt op de "data-inputs" op pennetjes 1, 9, 10 en 15 volgens de waarheidstabel in BCD-code een bepaald cijfer "voorgeprogrammeerd", dan hoeft de "load"- input op punt 11 maar even "L" te worden en dan zullen de vier binaire uitgangen de informatie van de "data-inputs" overnemen.

Dit betekent dat, wanneer we bijvoorbeeld het cijfer 6 instellen, de uitgangen altijd een binaire 6 zullen aannemen. Worden er nu opnieuw pulsjes aan een van beide clockingangen aangeboden, dan zal het optellen of aftrekken vanuit dit cijfer 6 starten.

98.5 Werken met tellers



Figuur 3/98.5-2: Het intern blokschema van de 74192 is opgebouwd uit een groot aantal poorten en vier flip-flop's. Deze laatste onderdelen vormen de tellende elementen, de poorten zorgen voor de besturing van de flip-flop's.

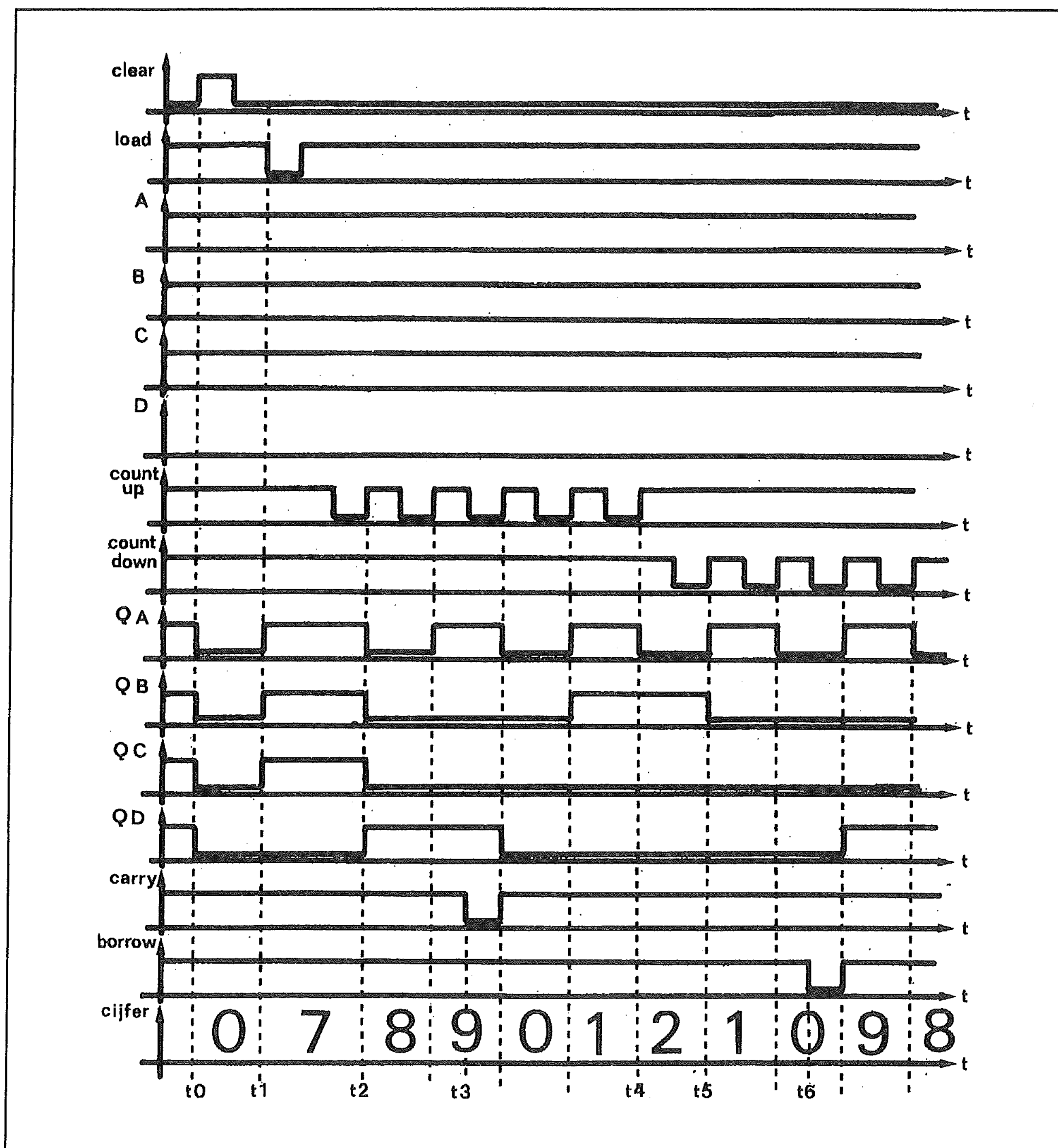
cijfer	digitale gegevens			
	A	B	C	D
0	L	L	L	L
1	H	L	L	L
2	L	H	L	L
3	H	H	L	L
4	L	L	H	L
5	H	L	H	L
6	L	H	H	L
7	H	H	H	L
8	L	L	L	H
9	H	L	L	H

Figuur 3/98.5-3: Hier nog eens de beroemde BCD-code, waarmee we alle cijfers door een vier bit code kunnen voorstellen.

Kijken we nog even naar figuur 3/98.5-1 dan blijkt dat nog twee aansluitingen, de "borrow" en de "carry", op punten 12 en 13, onbesproken zijn.
Eenvoudig gezegd, als de teller zijn maximale telstand heeft bereikt, zal de "carry-uitgang" een "L"-puls opwekken. Op dezelfde manier zal de "borrow-uitgang" "L" worden nadat de laagste telstand is bereikt.

Het pulsvolgorde diagram van de teller
Voordat we bovenstaande gegevens in de praktijk gaan uitproberen, lijkt het een goed idee de werking van deze IC's samen te vatten aan de hand van een grafisch voorbeeld.

98.5 Werken met tellers



Figuur 3/98.5-4: Het pulsvolgorde diagram van de 74192 geeft een grafische samenvatting van de werking van de schakeling.

Dat grafisch voorbeeld is een zogenaamd pulsvolgorde diagram, waarin de pulsen die we op bepaalde momenten aan de verschillende ingangen aanleggen en de reactie van de uitgangen op die pulsen overzichtelijk in functie van de tijd worden getekend. In feite niets anders dus dan door middel van "L"- en "H"-pulsen

98.5 Werken met tellers

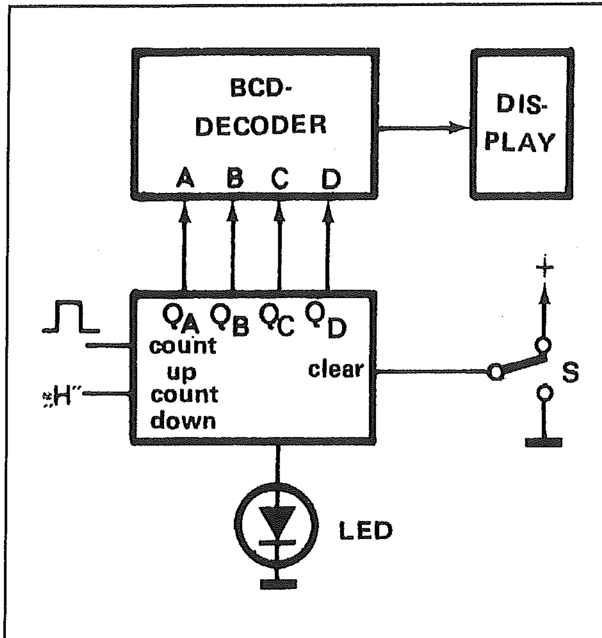
het voorgaande paragraafje samenvatten. In figuur 3/98.5-4 is dat op het eerste gezicht moeilijke diagram getekend.
Bekijken we eerst wat er verticaal staat en lezen we vervolgens de gebeurtenissen af in volgorde van links naar rechts, dan zien we dat er eerst op tijdstip t0 een clearpuls verschijnt. De uitgangen A, B, C en D duiken omlaag en leveren, nu ze dus allemaal "L" zijn, een mooie nul op in het overzicht van figuur 3/98.5-3. Volgen we het diagram naar rechts, dus in de richting van de verder doorlopende tijd, dan zien we dat op tijdstip t1 een "L"-puls op de loadingang een verandering in de positie van de vier uitgangen teweeg brengt. Deze komt overeen met de "voorprogrammering" van de vier data-inputs. Vergelijken we met de gegevens uit figuur 3/98.5-3 dan stellen we vast dat de combinatie A = "H", B = "H", C = "H", D = "L" overeenkomt met het cijfer zeven. De volgende ingang, die invloed heeft op de werking van het IC, is de count-up ingang. Op tijdstip t2 wordt deze namelijk "L", zodat de uitgangen van de teller reageren. A wordt "L", B wordt "L", C wordt "L" en D wordt "H". Uit figuur 3/98.5-3 volgt dat deze combinatie in BCD-code overeen komt met cijfer 8.
Dat klopt dus uitstekend, immers alvorens er een puls werd opgeteld was via de load de voorgeprogrammeerde 7 aan de uitgangen van het IC opgelegd. Hier een pulsje bij opgeteld levert inderdaad het cijfer 8, hetgeen we in het pulsvolgorde diagram terugvinden.
Op dezelfde manier zal de volgende puls aan de count-up ingang als resultaat aan de uitgangen een decimale 9 geven. Maar dan wordt het weer interessant! Kijken we op dit moment (t3) naar de carry, dan zien we dat op deze uitgang, zoals reeds beloofd, een "L"-puls verschijnt. Aan de count-up ingang gaat inmiddels het tellen gewoon verder, totdat op tijdstip t4 het cijfer 2 in het IC is ingelezen. Omdat er geen count-up pulsen meer worden aangeboden, stopt het optellen.
Op tijdstip t5 verschijnen er echter aftrekpulsen op de count-down ingang. Het resultaat spreekt weer voor zich, na de eerste puls wordt de positie van de vier uitgangen "H-L-L-L", hetgeen overeen komt met een 1. Hier wordt dus prachtig gedemonstreerd wat een up-down counter, een opneer teller, is.
Toch volgen we de pulsjes die het aftellen veroorzaken nog even. We zien dan, als de nul wordt gepasseerd op tijdstip t6, een "L"-puls op de borrow uitgang verschijnen. Maken we van deze uitgang gebruik, dan is hiermee het punt waar de teller zijn laagste stand passeert, gemarkeerd.
Het pulsvolgorde diagram is hiermee hopelijk verklaard. We kunnen nu dus starten met de experimenten op de TTL-trainer.

Experiment 1:
een gewone tienteller

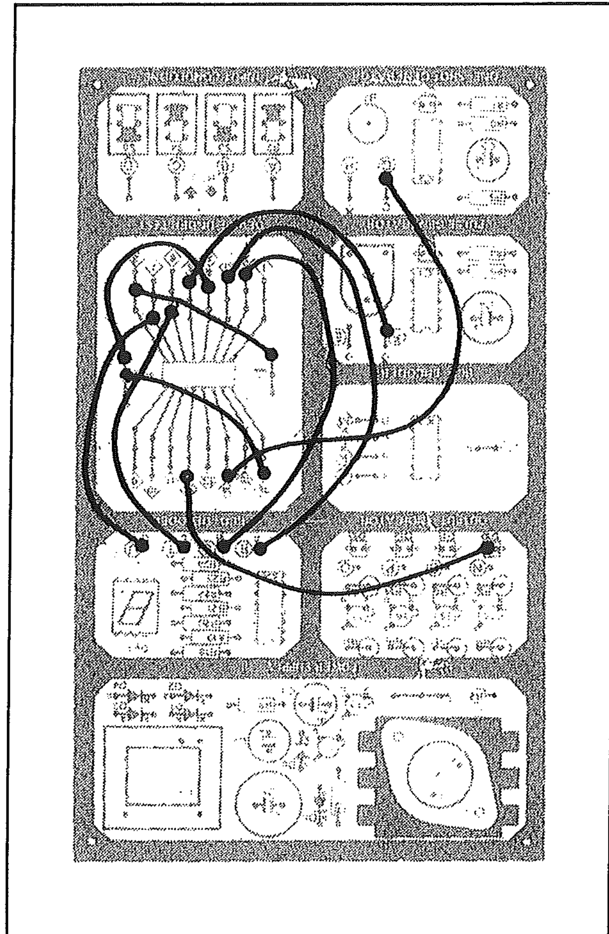
Als we achtereenvolgens de verschillende mogelijkheden van de op- en neer-teller gaan uitproberen, blijft er als eerste experiment niet veel meer over van het IC dan een eenvoudige tienteller, zoals de 7490 op de TTL-trainer.
Wel is het zo dat er dan een aantal pootjes van het IC in de lucht blijven hangen, die gaan we later gebruiken.
Maar ook zijn er pootjes die, om de teller te laten werken, aan een vaste "L" of "H" worden gelegd.
Zo zal bij gebruik van de clockingang voor het optellen de ingang count down constant op "H"-niveau moeten blijven. Dat zien we in figuur 3/98.5-5. Verder zal de clear ingang in rust met "L" verbonden

98.5 Werken met tellers

moeten worden. Deze ingang wordt immers geactiveerd door hem "H" te maken.



Figuur 3/98.5-5: Het schema van het eerste experiment. Door de count down vast aan de "H" te leggen wordt het IC gereduceerd tot ordinaire tienteller.



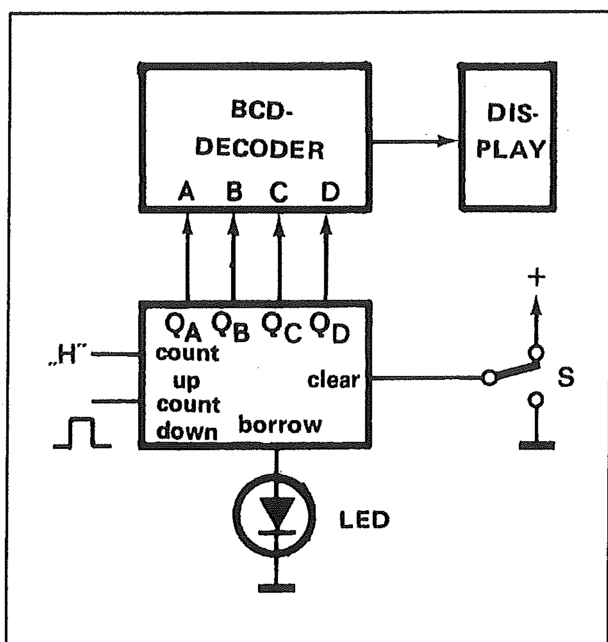
Figuur 3/98.5-6: Het bedradingspatroon voor experiment 1.

Om de schakeling van figuur 3/98.5-5 aan het werk te krijgen, moeten we onderstaande doorverbindingen op de TTL-trainer maken:
2 - S; 3 - R; 4- +5 V; 5 - F; 6 - T; 7 - U; 8 - massa; 12 - N; 14 - G; 16 - +5 V.
De tekening van deze bedrading is te vinden in figuur 3/98.5-6.
Zetten we de TTL-trainer aan dan zullen op het display, onmiddellijk nadat we op knop S6 gedrukt hebben, achtereenvolgens de cijfers van 0 tot en met 9 verschijnen. Onderbreken we deze telcyclus niet, dan zal dit optellen tot in het oneindige doorgaan. Kijken we naar de "output-indicator", dan valt op dat steeds na het cijfer 9 de LED D10 dooft.

Zoals we eerder in het pulsvolgorde diagram zagen moet dit het effect zijn van de carry uitgang. Die levert immers steeds na cijfer 9 een "L"-puls af. Als het tellen te snel gaat om deze carrypuls duidelijk waar te nemen, dan kunnen we het tellen even handbediend maken door de count up ingang met de positieve uitgang van de one-shot generator (punt G) te verbinden. Wel moet dan de clearingang van G naar A worden verplaatst, waarbij het schakelaartje naar beneden (stand "L") moet staan. Het draadje dat met F verbonden was, gaat nu dus naar G en dan kunnen we, door S6 te bedienen, handbediend pulsjes tellen.

98.5 Werken met tellers

Bereiken we cijfer 9 dan blijkt dat de LED D10 dooft. Deze LED blijft nu uit, dus de carry uitgang blijft "L", tot de one-shot een volgende puls afgeeft en het cijfer 0 op het display wordt getoverd. Herstellen we de oorspronkelijke bedrading, dan blijkt dat door S6 te bedienen de teller op ieder willekeurig moment teruggezet kan worden op nul. Dat is logisch, want S6 voorziet de clearingang van het IC van signaal!



Figuur 3/98.5-7: Het schema voor het tweede experiment. De 74192 werkt nu als neer-teller.

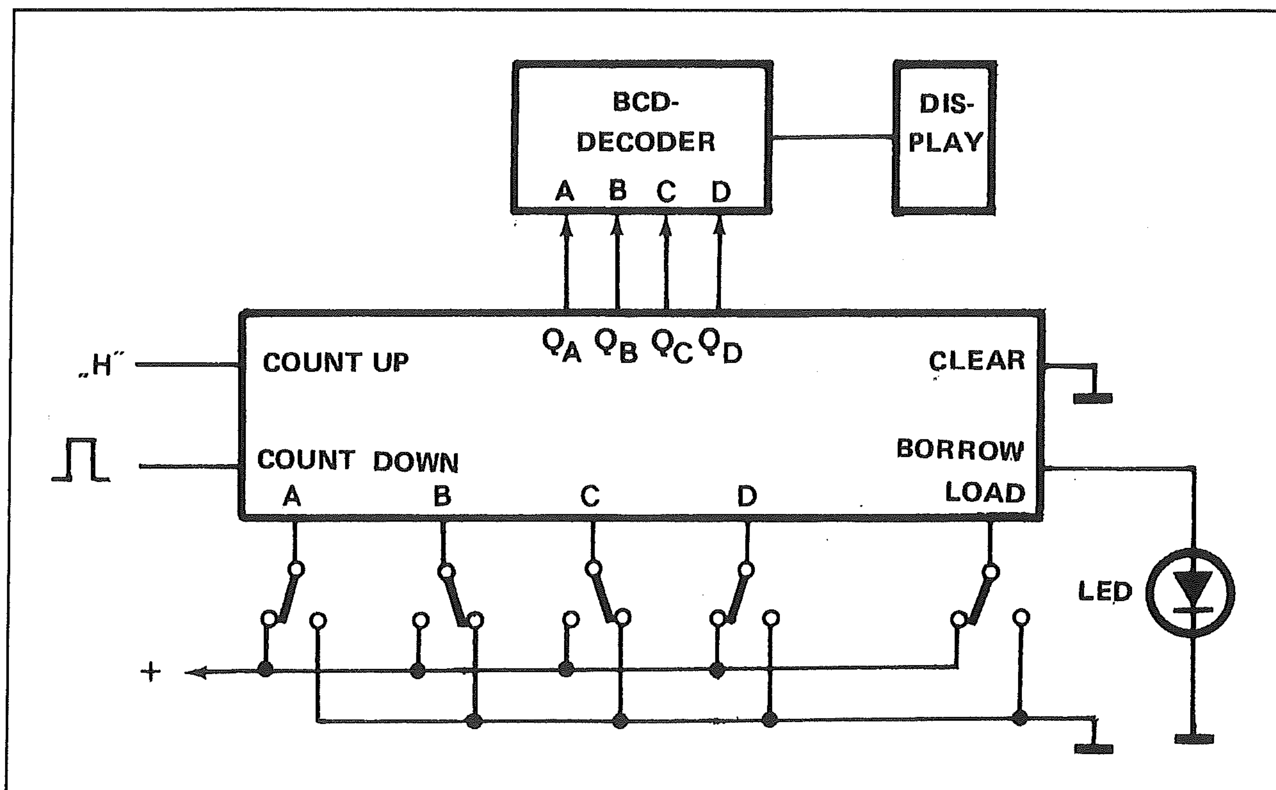
Experiment 2:
de omlaag teller

Nadat we het IC als eenvoudige tienteller hebben getest, komt nu een meer interessante eigenschap naar voren, de zogenaamde "count down" mogelijkheid. Na het voorgaande is daar in feite niet eens zo veel extra over te vertellen. Werden bij het vorige experiment de te tellen pulsjes aangeboden aan de count up ingang, waarbij de count down "H" moest zijn, hier is het precies omgekeerd. Gaf eerder de carry een "L"-pulsje nadat de hoogste telstand was bereikt, hier gebeurt precies hetzelfde met de borrow als de laagste telstand wordt bereikt. Voor het opbouwen van de schakeling van figuur 3/98.5-7 moeten dus maar een paar verbindingen worden verplaatst.
We laten dus alle draden zitten en brengen alleen de volgende wijzigingen aan:
4 - F; 5 - +5 V; N - 13
Als dit gelukt is zetten we de TTL-trainer opnieuw aan en drukken op S6. Als alles goed gaat verschijnen achtereenvolgens de cijfers 9, 8, 7, enzovoort op het display. Letten we op de LED D10, dan stellen we vast dat na het bereiken van de 0 deze indicator zal doven, dat betekent dat de borrow uitgang bij de laagste telstand "L" wordt. Ook nu geldt dat iedere druk op S6 het IC naar 0 reset. Logisch, want de one-shot levert dan een pulsje aan de clearingang van het IC! Het aftellen start dan iedere keer vanuit de nul.

Experiment 3:
de data-inputs en het
gebruik van de load

Tot slot van onze experimenten met de 74192 gaan we de "voorprogrammering" uitproberen. Alle verbindingen van experiment 2 blijven zitten waar ze zitten, op een enkele uitzondering na. De bedradingsuitbreiding voor figuur 3/98.5-8 wordt nu als volgt:
A - 15; B - 1; C - 10; D - 9; 14 - massa; H - 11.
De schakelaars van de input-conditions worden bijvoorbeeld in de standen "L-H-H-L" gezet, hetgeen de BCD-code is voor het cijfer 6. Als de TTL-trainer met het net verbonden wordt zal men niets anders opmerken dan dat wat in experiment 2 gebleken is. Als men echter op S6 drukt, zal het display het cijfer 6 weergeven en vanuit dat cijfer opnieuw gaan aftellen.

98.5 Werken met tellers



Figuur 3/98.5-8: Bij het derde experiment gaan we de teller voorprogrammeren, een van de nuttigste functies van de 74192.

We hebben immers de input conditions in stand 6 gezet, waardoor ook de data-inputs van het IC op dit cijfer worden voorgeprogrammeerd. Wordt er, door het drukken op S6, een "L"-pulsje doorgegeven aan de load, dan zullen de uitgangen van de vier in het IC ingebouwde flip-flop's onmiddellijk de informatie op de ingangen overnemen. Bij ons experiment verschijnt er dan een 6 op de uitlezing. Probeer zelf maar eens, door de stand van de vier schakelaartjes op de trainer te veranderen, of dit grapje ook lukt voor andere cijfers!

Tot slot kunnen we het gebruik van de load ingang nog automatiseren door aansluiting 11 van het IC niet langer met H maar met aansluiting 13 van het IC te verbinden. Zie het resultaat, zodra de laagste tellerstand wordt bereikt geeft de borrow een "L"-pulsje door aan de load ingang, onmiddellijk springt het display op het vooringestelde cijfer 6. Hierdoor is onze tienteller opeens een 6-(af)teller geworden, waarmee we aan het begin staan van een groot aantal toepassingsmogelijkheden van de 74192 en zijn 16-toestanden broertje 74193.

3/98.6

Experimenteren met coïncidentie

Inleiding

Coïncidentie betekent in het normale spraakgebruik "samenloop van omstandigheden".

Ook in de digitale elektronica wordt onder deze term een gelijkaardig begrip verstaan. Als twee of meerdere pulsen in een systeem op hetzelfde moment ontstaan, dan zeggen we dat deze pulsen coïncident zijn.

Poorten, zoals de NAND, lenen zich uitstekend voor het opsporen van bepaalde nuttige coïncidenties in elektronische schakelingen. Poorten hebben immers de eigenschap dat de uitgang alleen reageert op bepaalde combinaties van spanningen op de ingangen.

Voor de nieuwe abonnees

Lezers van dit naslagwerk, die een abonnement hebben afgesloten ná de overname van deze publicatie door Vego VOF, hebben natuurlijk niet de vorige hoofdstukken uit dit deel. De schakeling waarop deze experimenten worden uitgevoerd is de "TTL-trainer".

De bouwbeschrijving staat op de internetsite van de uitgever en wel op www.vego.nl/3/1/10/3_1_10.htm.

Voor het gemak geven wij hierbij nogmaals de lay-out van het bedieningspaneel van deze trainer, zie figuur 3/98.6-1.

Experiment 1:
De NAND als coïncidentie-schakeling

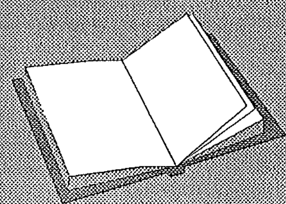
Als voorbeeldje van een coïncidentieschakeling bespreken wij een systeem dat in staat is een puls op te wekken als een teller aan zijn derde puls toe is.

Een tienteller zoals de 7490, verborgen in de "BCD encoder" van de "TTL-trainer", telt continu pulsjes. De bedoeling is dat er een uitgangspuls wordt opgewekt telkens als het IC de derde puls van de telcyclus telt. Of met nog andere woorden: als de vier uitgangen van de tienteller worden verbonden met de "BCD decoder", dan moet telkens als het display "drie" aanwijst een LED-je gaan branden of doven. Voor alle andere cijfers moet dat LED-je gedoofd zijn (of branden, voor het tweede geval). Hoe lossen we zo'n probleem op?

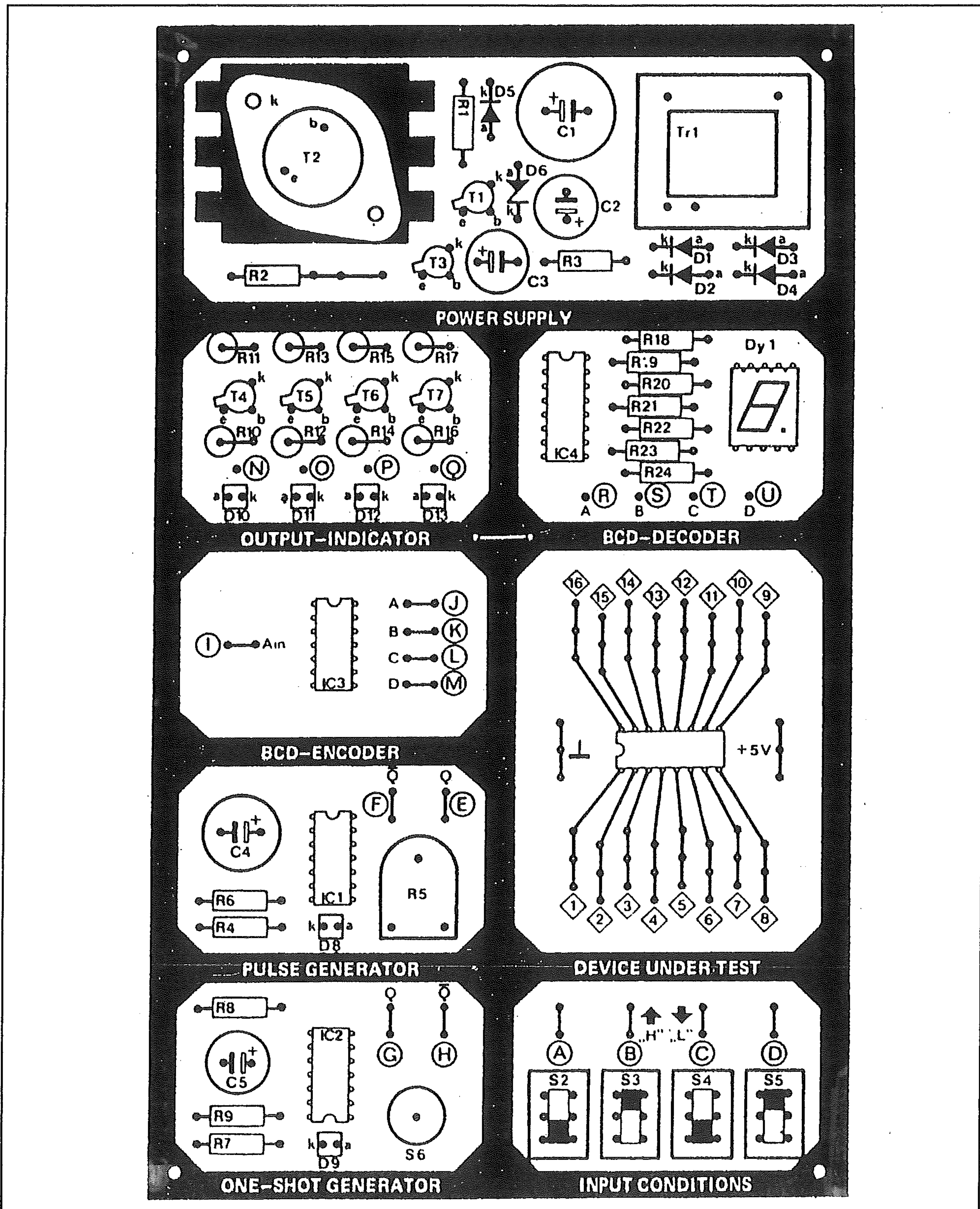
Allereerst gaan we onderzoeken wat speciaal is aan de spanningen op de uitgang van de tienteller bij het tellen van de derde puls.

LEES OOK:

Hoofdstuk 3/6.3.2.4
Hoofdstuk 3/6.4
Hoofdstuk 3/98.1
Hoofdstuk 3/98.2



98.6 Experimenten met coïncidentie



Figuur 3/98.6-1: Het frontplaatje van de TTL-trainer.

98.6 Experimenten met coïncidentie

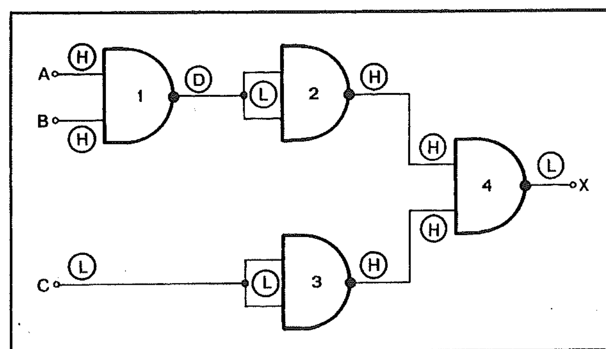
De tabel van figuur 3/98.6-2 geeft nog eens de uitgangscodes van een tienteller, voor alle 10 stappen van de telcyclus.

aantal pulsen	A	B	C	D
0	L	L	L	L
1	H	L	L	L
2	L	H	L	L
3	H	H	L	L
4	L	L	H	L
5	H	L	H	L
6	L	H	H	L
7	H	H	H	L
8	L	L	L	H
9	H	L	L	H

Figuur 3/98.6-2: De waarheidstabel van een tienteller. Uit deze tabel blijkt dat de toestand "drie" volledig wordt bepaald door de informatie op de uitgangen A, B en C.

Bij de derde puls staat er op de A-, B-, C- en D-uitgangen respectievelijk "H-H-L-L". Nu gaan we bekijken of er uitgangen zijn die bij het tellen van de derde puls een unieke combinatie van "H" en "L" vertonen. Een combinatie van logische signalen, die typisch is voor de derde puls. Natuurlijk is de combinatie van A, B, C en D specifiek voor de derde getelde puls. Maar wat we moeten onderzoeken is of er ook niet een combinatie van "L" en "H" bestaat op drie of zelfs twee uitgangen, die uniek is voor de derde tellerpuls. Een voorbeeldje: bij de negende puls is niet alleen de volledige combinatie van de vier signalen uniek voor die stand, maar ook de combinatie van A en D. Deze zijn dan beide "H" en dat komt bij geen enkele andere tellerstand voor.

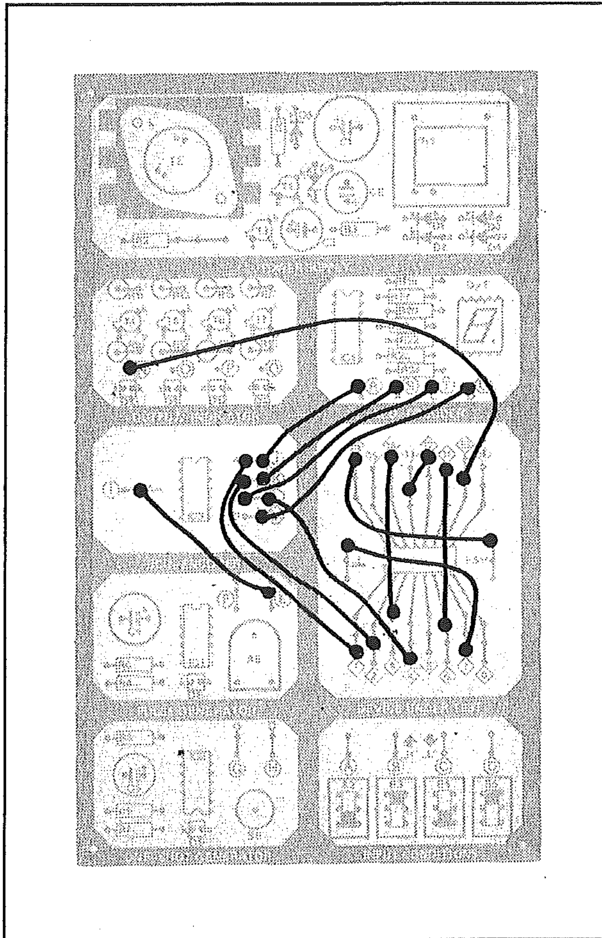
Na ampel beraad blijkt dat ook de combinatie van A, B en C specifiek is voor tellerstand drie. Deze combinatie "H-H-L" komt nergens anders voor.
Deze drie uitgangen moeten nu door middel van poorten worden omgevormd tot een uitgangssignaal dat "L" of "H" wordt, dan en alleen dan als A en B "H" zijn en C "L" is.
Het schemaatje is getekend in figuur 3/98.6-3.



Figuur 3/98.6-3: Het schema voor het eerste experiment.

We moeten dus alle poorten van de SN7400 voor deze klus inschakelen. De bedrading op de TTL-trainer wordt nu wel een beetje ingewikkeld, zie figuur 3/98.6-4, het beste bewijs dat nu écht wel met complexe schakelingen wordt gewerkt.
De volgende punten worden doorverbonden:
E -I; M - U; L - 4; L - T; K - 2; K - S; J- 1; J - R; 3 - 14; 6 - 11; 12 - 13; 10 - N; 7 - massa; 16 - +5 V
We verbinden de uitgangen van de tienteller uit de "BCD encoder" ook met de "zevensegment uitlezing", zodat we het tellen van de pulsjes kunnen volgen. De uitgang van de schakeling rond de SN7400 wordt met een LED verbonden, de ingang van de teller wordt gestuurd

door middel van de pulsen van de "puls generator".



Figuur 3/98.6-4: De bedrading op de TTL-trainer voor het eerste experiment.

We stellen, na inschakelen van de TTL-trainer, vast dat de LED D10 brandt bij alle tellerstanden, maar dooft bij de derde puls.
Het doel is bereikt, uit de tien mogelijke situaties is er eentje uitgepikt, waarmee we in een praktische schakeling een of andere elektronische schakeling kunnen sturen.

Zélf aan de slag!
Alles mooi en wel, maar hoe ontstaat de schakeling van figuur 3/98.6-3? Voor het zelf uitwerken van dergelijke coïncidentie-schakelingen met NAND-poorten zijn enige richtlijnen te geven. NAND-poorten reageren op twee hoge signalen aan de ingang. Het is dus noodzakelijk alle ingangssignalen eerst om te werken tot hoge niveaus. A en B zijn "H", geen probleem en C kunnen we door middel van een NAND-poort (3) inverteren. Stonden poorten met drie ingangen ter beschikking, dan was het probleem opgelost. Dan moesten we alleen A, B en $\overline{C}$ (het geïnverteerde C-signaal) aan de drie ingangen van zo'n poort leggen. De uitgang werd dan "L" dan en alleen dan als alle ingangen "H" waren, dus bij de derde getelde puls. Omdat er poorten met slechts twee ingangen ter beschikking staan op de "TTL-trainer", moeten we in stappen werken.
Zo worden eerst A en B aangeboden aan de ingangen van poort 1. De uitgang wordt "L" als A en B "H" zijn. Die "L" kunnen we niet verder verwerken, vandaar dat het gecombineerde signaal $\overline{A * B}$ eerst wordt geïnverteerd door middel van poort 2.
Dit uitgangssignaal wordt samen met C toegevoerd aan de vierde poort. De uitgang X van die schakeling wordt "L" als A en B "H" zijn en als C "L" is.
Het ontwerpen van coïncidentie-schakelingen gaat dus in de volgende stappen:
- Stap 1:
  Kijken welke signalen voor de coïncidentie kunnen worden gebruikt.
- Stap 2:
  Een "waarheidstabel" opstellen, waarin alle optredende combinaties van "L" en "H" van die signalen worden opgetekend.

98.6 Experimenten met coïncidentie

- Stap 3:
  Opzoeken welke signalen op het coïncidentie-tijdstip een unieke combinatie vormen van "L" en "H" vormen.
- Stap 4:
  Alle signalen, die op het coïncidentiemoment "L" zijn, door middel van een inverter omvormen in "H".
- Stap 5:
  De signalen twee aan twee aan NAND's aanbieden.
- Stap 6:
  De uitgangen van de NAND's wederom inverteren.
- Stap 7:
  Deze uitgangen twee aan twee in NAND's stoppen.

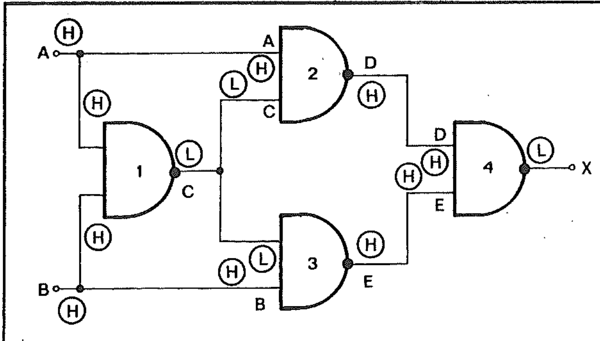
Zo wordt verder gegaan tot er twee signalen overblijven, die dan aan de laatste NAND worden aangeboden. De uitgang van die schakeling zal "L" worden op het coïncidentie-moment en voor alle andere voorkomende combinaties een "H" opwekken. Voor ingewikkelde problemen kan dat het gebruik van een heleboel poorten tot gevolg hebben. Nu bestaan er bepaalde rekenmethodes uit de Boolse algebra, waarmee de nodige schakeling aanzienlijk worden vereenvoudigd. We hebben echter beloofd in deze reeks niet ingewikkeld te gaan doen, vandaar dat we het hierbij laten. De meeste coïncidenties in de doe-het-zelf sfeer kunnen wel met enige poorten opgelost worden.
Door middel van de "TTL-trainer" kan eenieder nu gaan stoeien met het opstellen van andere coïncidenties, bijvoorbeeld de LED laten doven bij tellerstand 6, 7 of 8. Met de gegeven handleiding is dit zonder meer mogelijk.

Tot slot
Coïncidentie-schakelingen zijn alles behalve leuke spelletjes, maar komen in iedere digitale schakeling voor. Een voorbeeld. Een digitale frequentiemeter doorloopt een bepaald programma. Eerst worden alle schakelingen gereset, dan worden de ingangspulsen gedurende één seconde geteld in een teller. Nadien wordt de inhoud van de teller opgeslagen in een buffergeheugen, Deze gegevens worden tot slot aangeboden aan de uitlezing. Dan begint een nieuwe meetcyclus. Er zijn dus een heleboel commando-pulsen nodig, die in de juiste volgorde en op het juiste ogenblik moeten worden opgewekt. Als de totale meetcyclus van de meter 1,6 seconde duurt, dan worden deze pulsen door middel van coïncidentieschakelingen afgeleid uit de vier uitgangen van een zestien-teller, die gestuurd wordt door pulsen van 10 Hz.

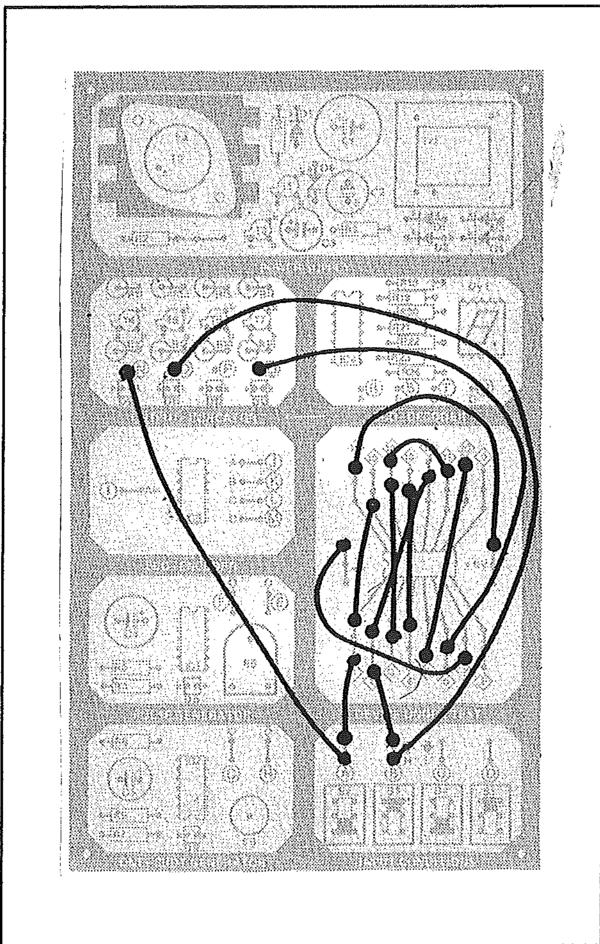
Experiment 2:
de NAND als logische vergelijker
In principe is dit voorbeeldje ook een van de vele mogelijke coïncidentieschakelingen. Wel een bijzondere en vaak toegepaste. Met een logische vergelijker wordt een schakeling bedoeld, die de logische niveaus op verschillende punten met elkaar vergelijkt en een uitgang opwekt, als alle punten ofwel "L" zijn, ofwel "H". De toepassingen liggen voor het grijpen: een digitale wekkerklok, waarbij we de ingestelde wektijd vergelijken met de echte tijd. Worden beide gelijk, dan moet een zoemer gestuurd worden. Het schema van een zo'n digitale vergelijker, opgebouwd uit NAND's en die twee signalen met elkaar kan vergelijken, is getekend in figuur 3/98.6-5. A en B zijn de te vergelijken ingangssignalen. De bedrading op de trainer volgt uit figuur 3/98.6-6. De ingangssignalen A en B worden nagebootst met twee schakelaars uit de "input conditions". Beide signalen, alsmede de uitgang

98.6 Experimenten met coïncidentie

van de vergelijker sturen LED's van de "output indicators".



Figuur 3/98.6-5: Een digitale vergelijker, samengesteld uit vier NAND-poorten.



Figuur 3/98.6-6: De bedrading van de logische vergelijker op de "TTL Trainer".

Volgende punten worden doorverbonden:
A - N; A - 1; B - 0; B - 2; 1 - 15; 2 - 12; 3 - 14; 4 - 13; 5 - 10; 6 - Q; 11 - 14; 7 - massa; 16 - +5 V

Bij het aanschakelen van de trainer zal blijken dat de uitgangs-LED brandt als de signalen op A en B verschillen.

De werking van de schakeling is eenvoudig na te gaan. Eerst stellen we weer een waarheidstabel op, zie figuur 3/98.6-7, waarin we voor de vier mogelijke combinaties van A en B de niveaus op alle punten van de schakeling weergeven. De in cirkeltjes getekende niveaus in figuur 3/98.6-5 geven een van de mogelijkheden weer.

A	B	C	D	E	X
L	L	H	H	H	L
H	L	H	L	H	H
L	H	H	H	L	H
H	H	L	H	H	L

Figuur 3/98.6-7: De waarheidstabel van de schakeling van de logische vergelijker.

Ook bij deze schakeling geldt de bij het vorige experiment besproken procedure. We hebben nu twee situaties, waarbij een coïncidentie moet optreden, namelijk A en B gelijk aan "L" en A en B gelijk aan "H". Voor het tweede geval sturen we de ingangen rechtstreeks in een poort 1. Voor het eerste geval inverteren we A en B door middel van de poorten 2 en 3. Omdat deze poorten niet mogen werken als A en B "H" zijn, voeren we C toe aan de tweede ingangen. C is in dat geval "L"

98.6 Experimenten met coïncidentie

en we weten ondertussen dat een NAND-poort blokkeert als een van de ingangen "L" is. De twee geïnverteerde signalen (D en E) sturen we in een laatste poort. De uitgang daarvan levert de gewenste uitgangsspanning.

Exclusive OR

Deze speciale schakeling heeft een eigen naam: exclusive OR of EXOR. Er zijn IC's op de markt die vier EXOR poorten bevatten en waarmee we dus de inhoud van twee tellers kunnen vergelijken.
De tabel van figuur 3/98.6-8 geeft de waarheidstabel van een EXOR-poort.
Dat deze poort, net als de NAND, een speciale uitdrukking heeft in de Boolse algebra zal niemand verbazen. Deze uitdrukking luidt:
$X = A \oplus B$

A	B	X
L	L	L
L	H	H
H	L	H
H	H	L

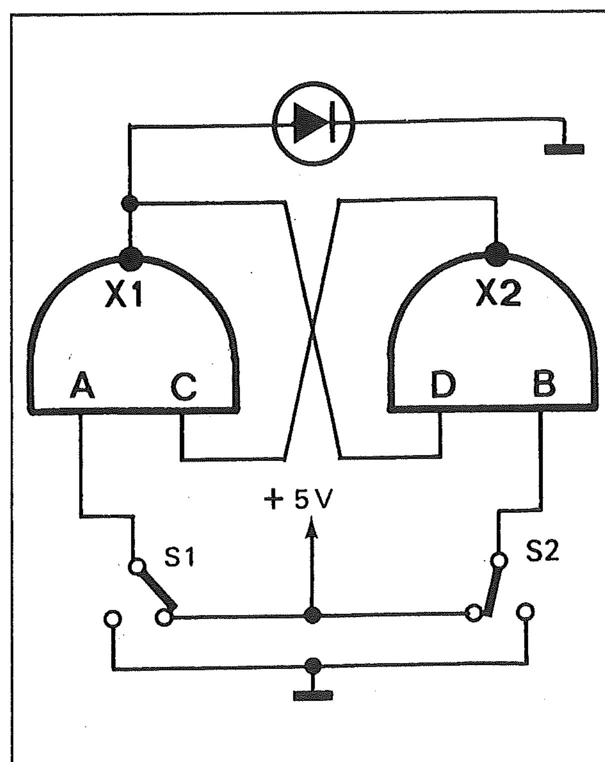
Figuur 3/98.6-7: De waarheidstabel van een EXOR-poort. De uitgang is "L" als de signalen op beide ingangen hetzelfde niveau hebben.

98.6 Experimenten met coïncidentie

3/98.7

Poorten als flip-flop's

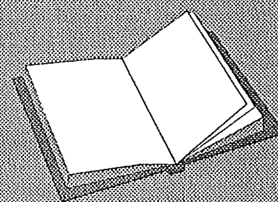
Inleiding
Het begrip flip-flop zal iedereen die zich met elektronica bezig houdt wel ooit gehoord hebben. Een FF is een digitale schakeling die in staat is informatie te onthouden. Een flip-flop is niets anders dan de fundamenteelste geheugencel van de logische elektronica. Er zijn zeer veel soorten FF's op de markt, allemaal onder de vorm van een IC. Een voorbeeld is gegeven in hoofdstuk 3/98.4, waar de SN7473 werd uitgetest. De meest eenvoudige soort, de set-reset flip-flop, kan echter heel gemakkelijk worden "nagemaakt" met losse poorten. Op de "TTL-trainer" hebben we de mogelijkheid deze schakeling met NAND-poorten na te bouwen.



Figuur 3/98.7-1: Het schema van de set-reset flip-flop.

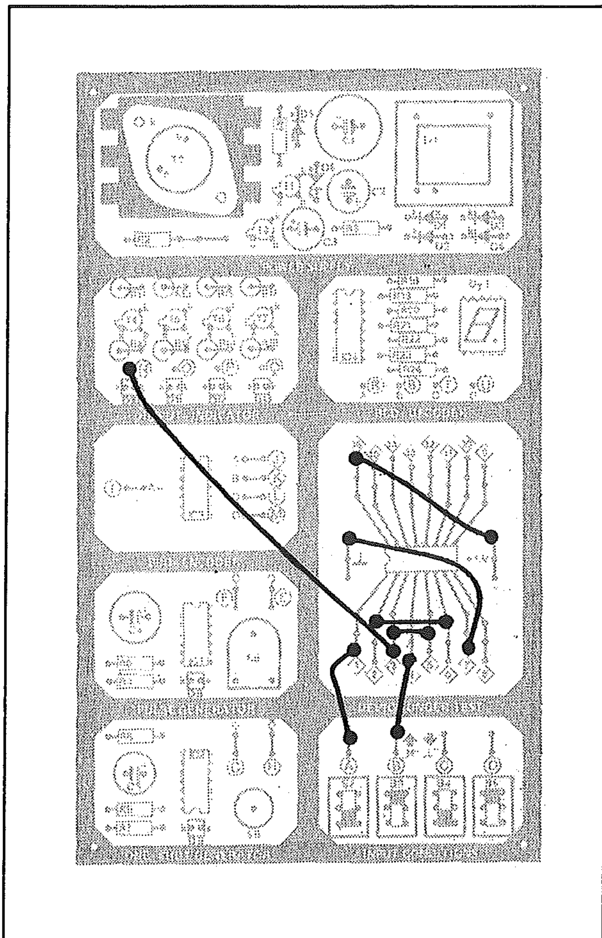
Experiment 1:
een flip-flop met NAND-poorten
Het schema van de schakeling is getekend in figuur 3/98.7-1. Het universele kenmerk van iedere flip-flop, namelijk dat de uitgangen van de poorten teruggekoppeld worden naar de ingangen, valt hier duidelijk in het oog.
Laten we deze schakeling opbouwen op onze trainer, waarbij de twee ingangssignalen A en B weer worden voorgesteld door de schakelaars van de "input conditions" en waarbij de reactie van de uitgang wordt geobserveerd op een van de LED's van de "output conditions". De volgende verbindingen zijn nodig:

LEES OOK:
Hoofdstuk 3/6.7
Hoofdstuk 3/98.1
Hoofdstuk 3/98.2
Hoofdstuk 3/98.4



A - 1; 2 - 6; 3 - 5; B - 4; N - 3; 7 - massa; 6 - +5 V

De bedrading op de trainer is getekend in figuur 3/98.7-2.



Figuur 3/98.7-2: De flip-flop op de "TTL-trainer".

De werking van de schakeling is samengevat in de waarheidstabel van figuur 3/98.7-3.

Als A en B "H" zijn, dan zal bij inschakelen van de voedingsspanning een van de uitgangen "L" zijn en de andere "H". Welke uitgang "L" wordt is afhankelijk van het gebruikte IC. De start-toestand is dus niet duidelijk gedefinieerd, we weten bij het inschakelen van de voeding niet in welke toestand de flip-flop terecht komt.

Als we de ingang van de poort, waarvan de uitgang "L" is, even "L" maken, dan zullen we vaststellen dat de uitgangen van de poorten stuivertje wisselen. De poort, waarvan de uitgang "L" was, wordt "H" en vice versa.

Het belangrijke is echter dat deze situatie blijft bestaan, nadat we de ingang weer "H" gemaakt hebben. Met andere woorden: een smalle negatieve puls, toegevoerd aan de ingang van die poort waarvan de uitgang "L" is, heeft tot gevolg dat de uitgangsniveaus van beide poorten omklappen!

X1 was	A	B	X1 wordt
L	↓	H	H
L	H	↓	L
H	↓	H	H
H	H	↓	L

Figuur 3/98.7-3: De waarheidstabel van de set-reset flip-flop.

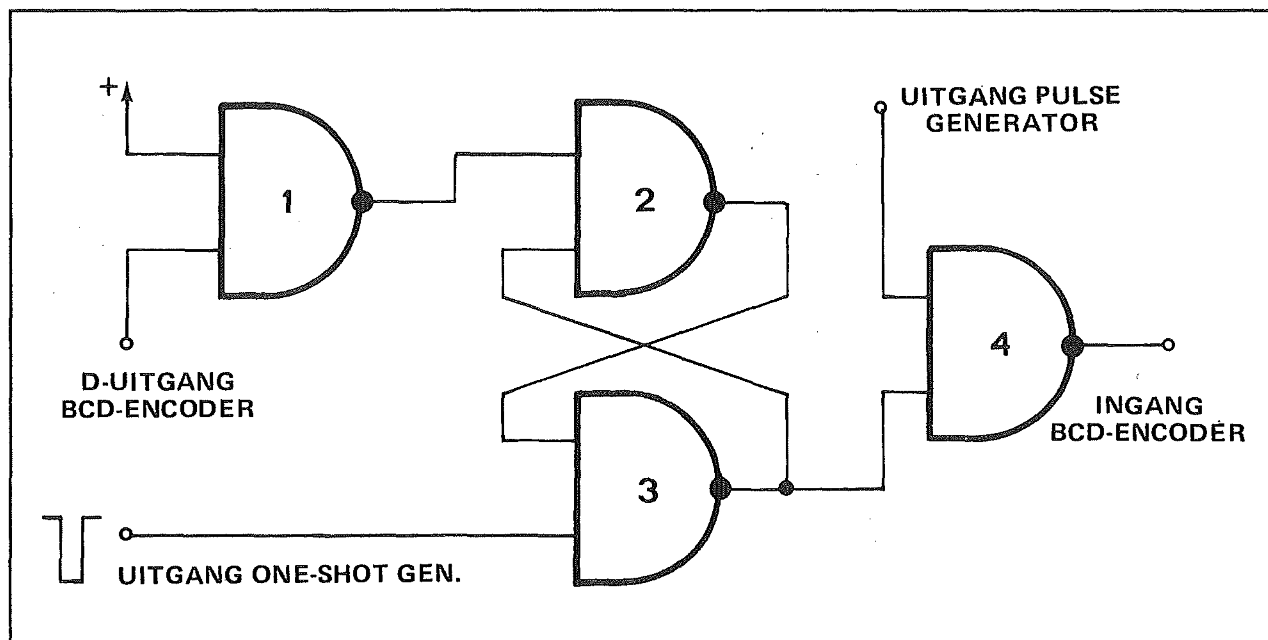
De eenvoudigste geheugencel

Het belang van deze eigenschap zal duidelijk zijn. Met deze zeer eenvoudige schakeling zijn we in staat de verschijning van een puls te "bewaren", te "onthouden".

In feite zou er, zonder de flip-flop, van de digitale elektronica nauwelijks sprake zijn. Het is de flip-flop, met zijn geheugen mogelijkheid, die de weg heeft geopend tot de ontwikkeling van computers, digitale meters, klokken en noem maar op.

De hier ten tonele gevoerde flip-flop is de meest eenvoudige uit de reeks en wordt, zoals gezegd, RS-FF genoemd.

98.7 Poorten als flip-flop's



Figuur 3/98.7-4: Een set-reset flip-flop wordt hier gebruikt om de sturing van een teller door een pulsgenerator onder controle te houden.

De beperkingen liggen voor de hand. Niet alleen is het gemis van een gedefinieerde start-toestand bij het inschakelen van de voedingsspanning een groot bezwaar, maar ook de manier waarop we het geheugen van de schakeling kunnen activeren is praktisch niet zo bruikbaar.

De waarheidstabel
De waarheidstabel van figuur 3/98.7-3 is iets anders van betekenis dan de tot nu toe besproken tabellen. Was het zo dat de vorige tabellen een statische weergave waren van alle mogelijke toestanden, waarin een digitaal systeem kan verkeren, bij de nieuwe tabel voeren we een "actie" in, namelijk het even "L" maken van een bepaald punt. De tabel geeft nu de toestand van de schakeling weer, voor en na het optreden van de actie. Dit soort dynamische waarheidstabellen zijn zeer belangrijk in de digitale elektronica.

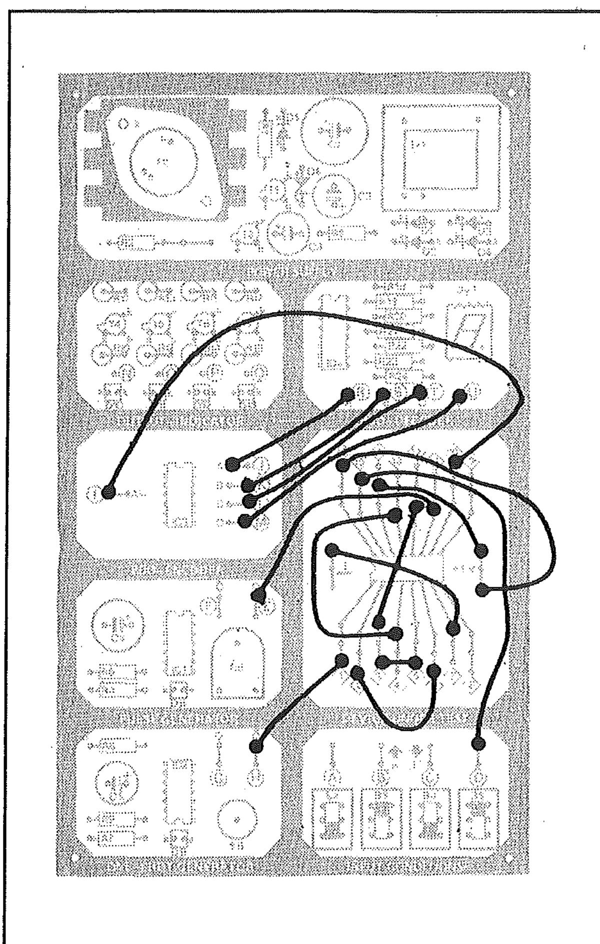
De werking van de set-reset flip-flop
De werking van de RS-FF kort samengevat: als op de poort, waarvan de uitgang "L" is, een korte negatieve puls wordt aangelegd (de tweede ingang is "H"), dan zal de flip-flop omklappen. Deze toestand blijft bestaan tot men een zelfde soort puls aanlegt aan de tweede ingang van de schakeling.

Experiment 2:
praktische toepassing van de SR-FF
De schakeling van figuur 3/98.7-4 geeft een aardige toepassing van de SR-FF, waaruit duidelijk de werking van de schakeling blijkt. De functie van de schakeling is als volgt. Een tienteller krijgt pulsen aangeboden van een pulsgenerator. De bedoeling is, dat de teller na het ontvangen van de achtste puls stopt met tellen, tot men door middel van het drukken op een drukknop het commando "verder tel-

98.7 Poorten als flip-flop's

len" geeft. De teller stopt dan weer bij het bereiken van tellerstand "8".
Niet alleen geeft deze schakeling een aardige toepassing van een flip-flop, maar we beleven hier een nieuwe toepassing van een NAND, geschakeld als signaalpoort.
Als we de teller willen laten ophouden met tellen, dan is het duidelijk dat we de verbinding tussen uitgang van de pulsgenerator en ingang van de teller moeten onderbreken. Wat is hiervoor aangewezen?
Juist, een NAND-poort, waarop we op één ingang de uitgang van de generator aansluiten, op de tweede ingang een commando-signaal leggen en de uitgang aan de ingang van de teller toevoeren. Uit figuur 3/98.7-4 blijkt, dat poort 4 hiervoor ingehuurd wordt. De typische opbouw van een flip-flop verraad zich rond de poorten 2 en 3.
Als we de schakeling na de achtste puls willen activeren, dan moeten we uit de vier uitgangen van de teller informatie afleiden, die ons vertelt dat het IC acht pulsen geteld heeft. Nu, dat is erg eenvoudig, bij de achtste ingangspuls wordt de D-uitgang "H". Deze overgang van "L" naar "H" kunnen we dus gebruiken voor het activeren van de schakeling. Zoals uitgelegd in het vorige experiment moeten in rust beide ingangen van de RS-FF "H" zijn. Normaliter is de D-uitgang van de teller echter "L", zodat we dit signaal eerst moeten inverteren. Vandaar de noodzaak van poort 1. De commando-puls, waarmee we het verder tellen van de schakeling bevelen, moet in rust ook "H" zijn, vandaar dat we de geïnverteerde uitgang van de "one-shot generator" gebruiken.
De bedrading voor dit experiment is getekend in figuur 3/98.7-5.
Volgende punten worden doorverbonden:

H - 1; 2 - 6; 3 - 5; 3 - 12; 4 - 13; 7 - massa; I - 10; D - 15; 14 - +5 V; 11 - E; 16 - +5 V; J - R; K - S; L - T; M - U



Figuur 3/98.7-5: De bedrading van dit experiment op onze "TTL-trainer".

Bij het aanschakelen van de voedingsspanning kan de flip-flop in een van zijn twee toestanden terecht komen. Nu is het de bedoeling dat de uitgang van poort 3 "H" is, zodat poort 4 open is en de uitgangspulsen van de generator ongehinderd naar de ingang van de teller gestuurd kunnen worden. Gaat de schakeling niet naar deze toestand, dan geven we een puls via de "one-shot generator", waardoor de flip-flop in de gewenste toestand komt. De uitgang van poort 3 was

98.7 Poorten als flip-flop's

immers "L" en de negatieve puls op de ingang van deze poort laat de flip-flop omklappen.
De teller zal nu de pulsen van de pulsgenerator tellen. Wel moeten we hierbij opmerken, dat het noodzakelijk is de frequentiebepalende potmeter van de "pulsgenerator" in te stellen in de middenstand. Het waarom hiervan komt dadelijk.
Uitgang D van de teller is laag, deze informatie komt geïnverteerd op de ingang van poort 2. De twee ingangen van de flip-flop zijn dus "H", de schakeling blijft in rust. Bij het tellen van de achtste puls wordt uitgang D van de teller "H". Dit signaal wordt geïnverteerd door poort 1, zodat de ingang van poort 2 (een deel van de flip-flop) "L" wordt. Dat was de poort, waarvan de uitgang reeds "L" was.
Gevolg: de flip-flop klapt om, de uitgang van poort 3 wordt "L", poort 4 spert. De pulsen van de generator worden niet meer doorgekoppeld naar de ingang van de teller, deze blijft op tellerstand "8" staan. De flip-flop kan omklappen als we op de ingang van poort 3 een negatieve puls zetten. Dat kan door het drukken op de drukknop van de "one-shot generator". De flip-flop klapt om, de uitgang van poort 3 wordt "H", de teller kan verder tellen. Bij de overgang van de negende naar de nulde puls van de nieuwe telcyclus wordt uitgang D van de teller "L". De ingang van poort 2 wordt "H". Even later is de negatieve puls van de one-shot voorbij, zodat ook de ingang van poort 3 "H" wordt. De schakeling is in zijn ruststand, de teller telt tot er opnieuw acht pulsen geteld zijn.
Het zal nu duidelijk zijn, waarom we de frequentie van de generator tamelijk hoog moeten instellen. Het is namelijk voor de werking van de schakeling noodzakelijk, dat de ingang van poort 2 "H" wordt, alvorens de negatieve puls op poort 3 afgelopen is. Gedurende deze pulstijd moet de teller dus twee pulsen kunnen tellen: de negende puls van de gestopte telcyclus en de nulde puls van de nieuwe telcyclus. Eerst dan wordt uitgang D van de teller "L" en de ingang van poort 2 dus "H". Zou de negatieve puls op poort 3 wederom "H" worden, alvorens de D-uitgang van de teller "L" werd, dan zou de ingang van poort 2 langer "L" blijven dan de ingang van poort 3. De flip-flop zou dan terug omklappen na afloop van de commando-puls, zodat poort 4 geblokkeerd zou blijven en de schakeling nooit verder zou kunnen tellen.

98.7 Poorten als flip-flop's

3/98.8

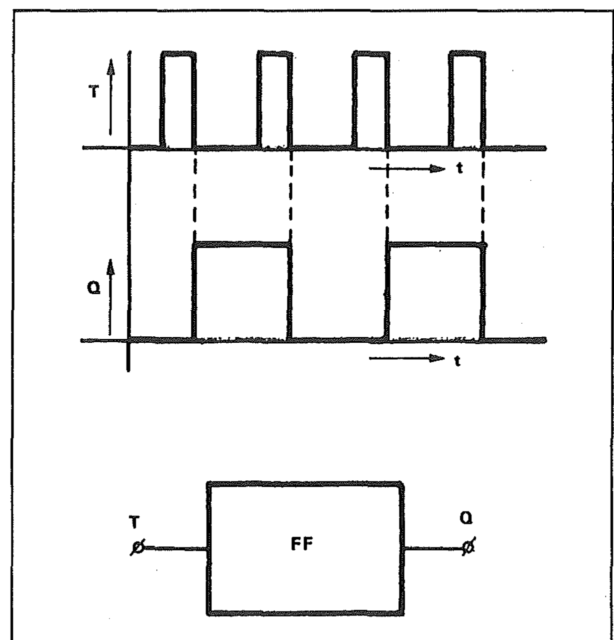
De 7474 type-D flip-flop

Inleiding

Over flip-flop's is reeds het nodige geschreven in deze experimentele serie "Denken in hoog en laag". In hoofdstuk 3/98.4 kwam een J-K flip-flop, de SN7473, aan de orde en in hoofdstuk 3/98.7 werd de SET-RESET flip-flop, samengesteld uit NAND-poorten besproken.
Maar het geslacht der flip-flop's telt veel meer nazaten dan deze twee. Er bestaan nog type-T flip-flop's en type-D flip-flop's. Vandaar even wat klaarheid in de bestaande familierelaties, alvorens de SN7474 onder handen te nemen.

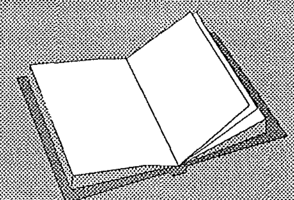
De flip-flop familie

Dat de flip-flop in feite een bistabiele multivibrator is, is een zaak die bekend mag worden verondersteld. In de meest brede zin betekent dit, dat de flip-flop een elektronische schakeling is waarvan de uitgang slechts twee stabiele toestanden kent. Of de uitgang is "H" of de uitgang is "L". In TTL-technologie: of de uitgang ligt in de buurt van 5 V (in werkelijkheid van 2,4 V tot 5 V) of de uitgang ligt in de buurt van 0 V (eigenlijk van 0 V tot 0,4 V). Er zijn echter verschillende typen flip-flop's. De algemene werking van al die typen wordt voorgesteld in figuur 3/98.8-1.
Een trigger impuls op een ingang doet dienst als seintje om de uitgang van de ene stabiele toestand naar de tweede stabiele toestand te laten veranderen.



Figuur 3/98.8-1: De fundamentele werking van een flip-flop grafisch toegelicht.

LEES OOK:
Hoofdstuk 3/6.7
Hoofdstuk 3/98.4



98.8 De 7474 type-D flip-flop

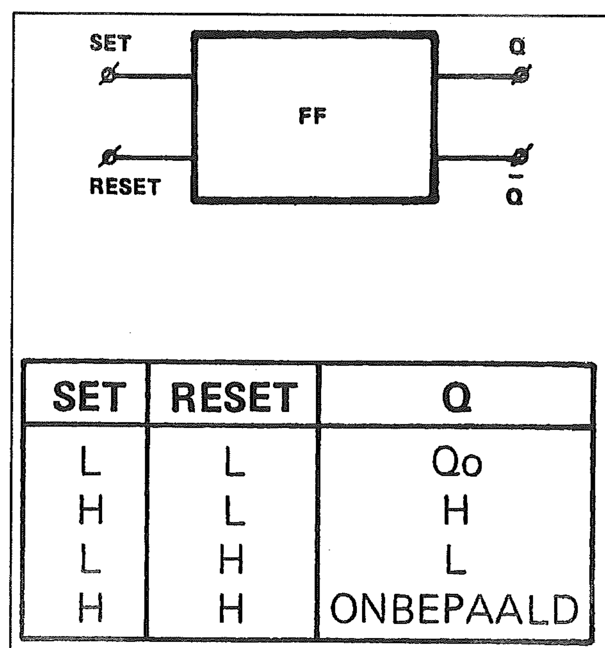
Die werking kan op de reeds bekende manier in een waarheidstabel worden omgezet, waarbij het resultaat ontstaat dat in figuur 3/98.8-2 is geschetst. Op de triggeringang is symbolisch de puls weergegeven waarop de uitgang schakelend reageert.
Op dit basisprincipe steunt in feite de werkingswijze van elke flip-flop. Slechts in complexiteit zijn er wat verschillen tussen de diverse typen. De een heeft elektronisch wat extra's dat de ander weer niet heeft.

INGANG	UITGANG
T	Q
⎍	H
⎍	L
⎍	H
⎍	L

Figuur 3/98.8-2: De algemene waarheidstabel van een flip-flop.

Type-SR flip-flop

Het meest eenvoudige type is de SET-RESET flip-flop. Wat de naam weergeeft doet dit exemplaar ook, door een zekere ingangswaarde wordt de schakeling "geSET", ofwel naar "H" gedreven. Een andere ingang kan de uitgang "RESET-ten", hetgeen wil zeggen dat deze ingang de uitgang weer naar "L" laat afdalen. Een blik op figuur 3/98.8-3 moet dit verduidelijken.
Een type-RS flip-flop kan heel simpel uit NAND-poorten worden opgebouwd, zoals beschreven in de experimenten in hoofdstuk 3/98.7. Bij vergelijking met de principewerking uit figuur 3/98.8-1 valt op dat in dit geval de triggerwerking wordt vervuld door én de SET én de RESET ingang. Voordeel van de schakeling is zijn eenvoud; het is mogelijk met de SET lijnen binaire informatie (bits) in een aantal RS flip-flop's op te bergen. Daarna kan de geheugeninformatie worden weggepoetst met behulp van een gemeenschappelijke RESET lijn. Het nadeel van dit type is nauw verwant aan het voordeel. Want ook de toepassing ligt slechts in eenvoudige systemen, immers de RS flip-flop bevat geen clock-mogelijkheid. En dat is in wat moeilijkere schakelingen, waar wat meer gehoorzaamheid van de componenten wordt gevergd, een vervelend trekje te noemen.



SET	RESET	Q
L	L	Qo
H	L	H
L	H	L
H	H	ONBEPAALD

Figuur 3/98.8-3: Blokschema en waarheidstabel van een type-RS flip-flop.

Type-T flip-flop

Die ontbrekende clock-mogelijkheid brengt ons onmiddellijk tot het volgende type dat om een korte verklaring staat te trappelen, de type-T flip-flop (Toggle flipflop). Deze versie schakelt op elke ingangsimpuls en handelt dus eigenlijk vol-

98.8 De 7474 type-D flip-flop

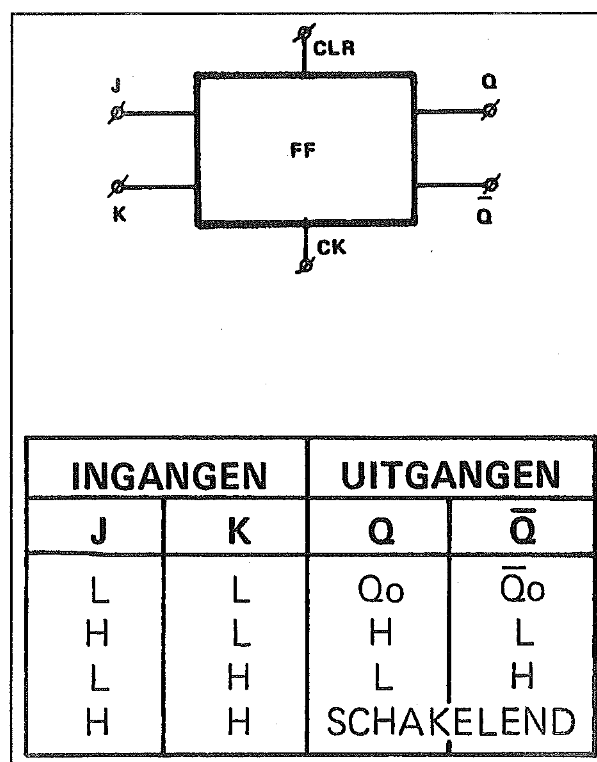
komen overeenkomstig de principewerking uit figuur 3/98.8-1.

Het begrip CLOCK

De ingang die daar T genoemd is kunnen we nu misschien beter omdopen in CLOCK. Dat wellicht toch nog wat moeilijke begrip van het clocken, hoeft niemand zorgen te baren. Het is eigenlijk niets anders dan een elektronisch ingebouwde reactie op een van buiten af geleverd tijdseintje. Flip-flop's en andere digitale componenten vervullen meestal een functie in een complex elektronisch systeem, waarin vooral alle gebeurtenissen (het zetten van condities, het lezen van data, het decoderen van gegevens, etc.) **OP TIJD** moeten gebeuren. Lukt dit niet, dan zullen opeenvolgende gebeurtenissen niet kunnen plaatsvinden. Dit soort schakelingen, die dus werken op het commando van een tijdseintje, worden wel sequentiële schakelingen genoemd. Welnu, de type-T flip-flop wordt in feite direct gecommandeerd door zo'n clock-signaal. Als geheugenelement is dit type niet zo bruikbaar, want het is immers niet bekend welke toestand de uitgang heeft na een bepaalde clock-puls. Als commercieel verkrijgbaar IC is dit type flip-flop ook niet bekend maar hij is wel samen te stellen uit andere typen, zie hiervoor experiment 2.

Type J-K flip-flop

De J-K flip-flop heeft één clock-ingang en twee informatie ingangen, J en K geheten. Veel verder hoeven we hier niet op in te gaan gezien de aandacht die op de "TTL-trainer" ruimschoots aan de SN7473 is gegeven in hoofdstuk 3/98.4.
Misschien wel de toevoeging dat de eigenschappen van de J- en K-ingangen van deze schakeling eigenlijk niet erg afwijken van deze van de SET- en RESET-ingangen van de S-R flip-flop. De J-K flip-flop is een R-S flip-flop met clock-mogelijkheid. Met echter één uitzondering: als beide ingangen "H" zijn, is de uitgang bij de J-K flipflop iets beter gedefinieerd, namelijk schakelend. Bij de R-S is dit niet het geval. Voor de volledigheid is in figuur 3/98.8-4 het schema en de waarheidstabel van dit type flip-flop voorgesteld.



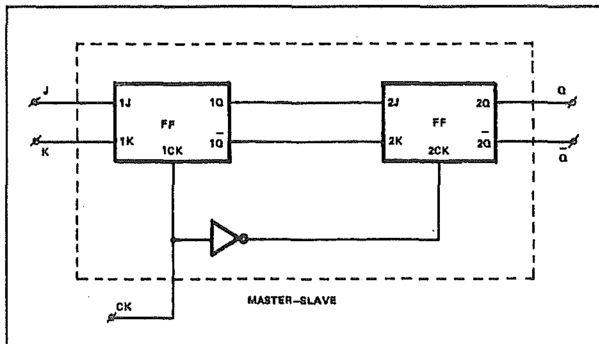
INGANGEN		UITGANGEN	
J	K	Q	Q̄
L	L	Qo	Q̄o
H	L	H	L
L	H	L	H
H	H	SCHAKELEND	

Figuur 3/98.8-4: Het blokschema en de waarheidstabel van de type J-K flipflop.

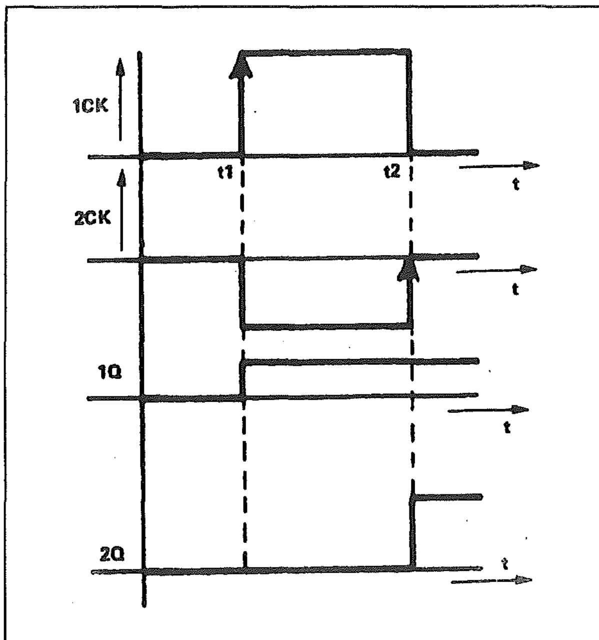
De master-slave J-K flip-flop

De uitbreiding naar master-slave komt in feite neer op een verdubbeling van het J-K circuit, zie figuur 3/98.8-5. De werking verloopt als volgt: bij de opgaande flank van de clock-puls neemt de eerste flip-flop (de master) de J- en K-informatie over en de tweede flip-flop (de slave) blijft de informatie houden die er reeds in zat.

98.8 De 7474 type-D flip-flop

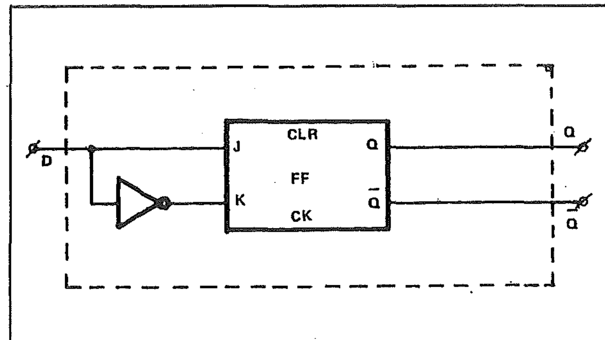


Figuur 3/98.8-5: Het principeschema van een master-slave J-K flip-flop.



Figuur 3/98.8-6: De werking van het master-slave principe grafisch toegelicht.

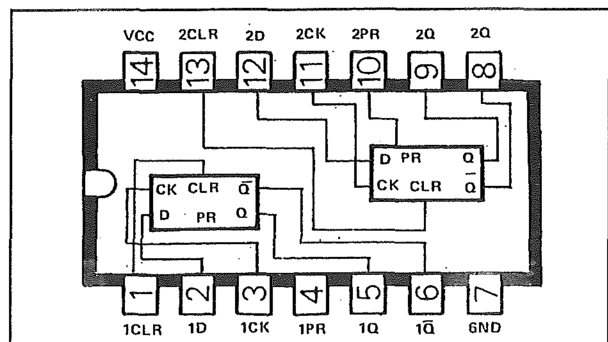
Bij de neergaande flank van de clock-puls neemt de slave de informatie van de master over. Om dit alles overduidelijk te maken laat figuur 3/98.8-6 deze acties grafisch zien. Het voordeel van dit master-slave principe volgt uit onderstaand voorbeeld. Gebruiken we een master-slave J-K flip-flop in combinatie met andere master-slave componenten, dan kan er geen verwarring in de totale schakeling optreden. De componenten hebben dan immers géén verschillende looptijden, maar worden allemaal op hetzelfde moment door de clock aangestuurd.



Figuur 3/98.8-7: Het blokschema van de type-D flip-flop.

INGANG	UITGANGEN	
D	Q	Q̄
H	H	L
L	L	H

Figuur 3/98.8-8: De waarheidstabel van de type-D flip-flop.

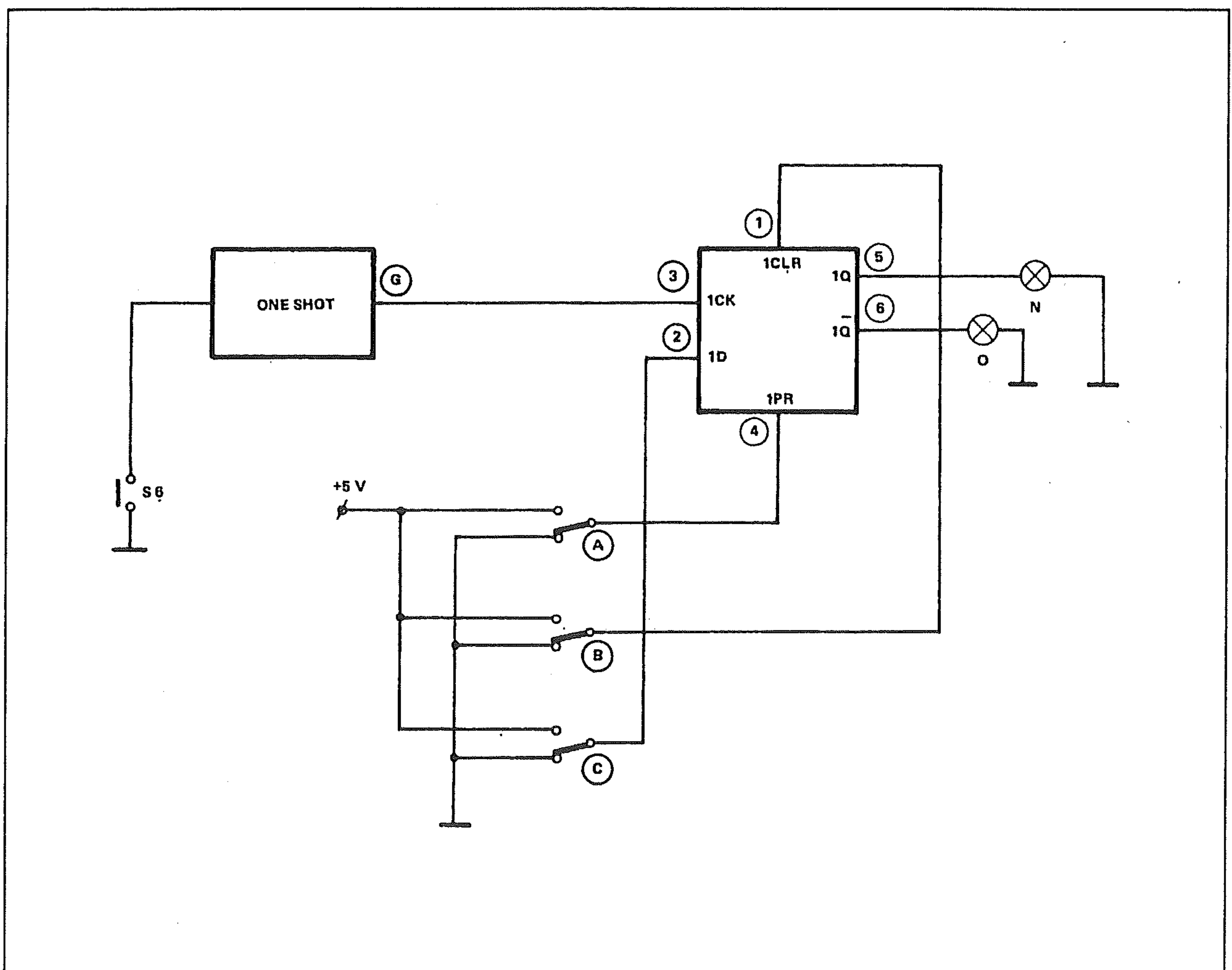


Figuur 3/98.8-9: De aansluitgegevens van de SN7474.

98.8 De 7474 type-D flip-flop

INGANGEN				UITGANGEN	
PRESET	CLEAR	CLOCK	D	Q	$\overline{Q}$
L	H	X	X	H	L
H	L	X	X	L	H
L	L	X	X	H*	H*
H	H	↑	H	H	L
H	H	↑	L	L	H
H	H	L	X	Qo	$\overline{Q}$o

Figuur 3/98.8-10: De volledige waarheidstabel van de werking van de 7474.



Figuur 3/98.8-11: Het schema van het eerste experiment.

98.8 De 7474 type-D flip-flop

Type-D flip-flop

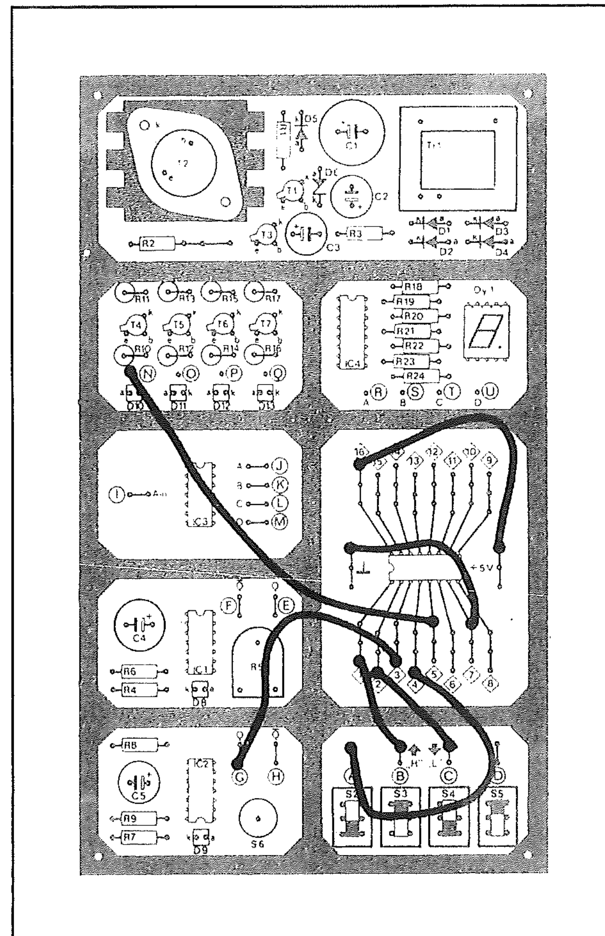
De laatste telg uit de flip-flop familie is het onderwerp van dit hoofdstuk: de type-D flip-flop. Dit type is weer een uitbreiding van de J-K versie. De K-ingang is in feite niets anders dan een invertering van de J-ingang. In de type-D flip-flop is deze invertering reeds intern gemaakt. Figuur 3/98.8-7 zal dit verduidelijken. Voordeel van dit type is, vergeleken met de J-K versie, de eenvoudige aansturing. De D-ingang dient als SET en als RESET lijn tegelijk. De waarheidstabel van de type-D flip-flop is weergegeven in figuur 3/98.8-8.

De 7474

De SN7474, het onderwerp van dit hoofdstuk, bevat twee identieke type-D flip-flop's, intern geschakeld zoals weergegeven in figuur 3/98.8-9.
Volledigheidshalve wordt in figuur 3/98.8-10 de waarheidstabel van één van de schakelingen gegeven.

Experiment 1: testen van de waarheidstabel

Een van de twee type-D flip-flop's uit de 7474 wordt uitverkoren tot proefkonijn van het eerste experiment en ter TTL testbank gevoerd. We gaan eens kijken wat er nu precies klopt van de veel bezongen waarheidstabel, door de reacties van de flip-flop op ingangsveranderingen door de "TTL-trainer" te laten registreren.
Een specifieke aansluiting is hiervoor noodzakelijk en wel die uit figuur 3/98.8-11.
Op de "TTL-trainer" wordt de onderstaande bedrading aangelegd:
A - 4; B - 1; C - 2; G - 3; N - 5; 16 - 5 V; 7 - massa
Deze draden-wirwar heeft op de "TTL-trainer" het aanzien van figuur 3/98.8-12.



Figuur 3/98.8-12: De bedrading voor het eerste experiment op de "TTL-trainer".

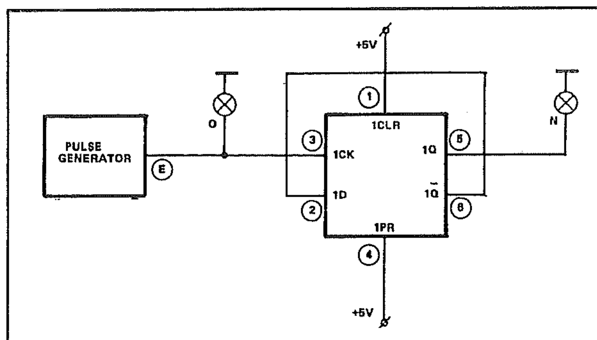
De meest interessante toestanden uit de waarheidstabel van figuur 3/98.8-10 zijn het waard om even besproken te worden. De bovenste drie toestanden uit de waarheidstabel houden in dat de clock en de D ingangen elke waarde aan kunnen aannemen die ze willen (gesymboliseerd door de kruisjes), Q en $\overline{Q}$ blijven de waarden houden die de tabel aangeeft. Bij de derde toestand echter, waar het sterretje staat getekend bij beide "H"-waarden, is de uitslag onbepaald. Via de schakelaars op de "TTL-trainer" is dit allemaal uit te proberen, de flip-flop reageert via de LED's N en 0.

98.8 De 7474 type-D flip-flop

Nu gaan we de clock pulsen via de "one-shot". Dit wordt aangegeven door de pijltjes bij de clock-ingang in de vierde en vijfde toestanden van de waarheidstabel. Deze pijltjes geven de opgaande flank van de puls aan. Een volgende opmerking die onontbeerlijk is voor de interpretatie van de waarheidstabel. De aanduidingen Q_0 en $\overline{Q}_0$ in de onderste toestand betekenen niets meer dan dat in deze toestand de uitgangen blijven zoals ze waren.

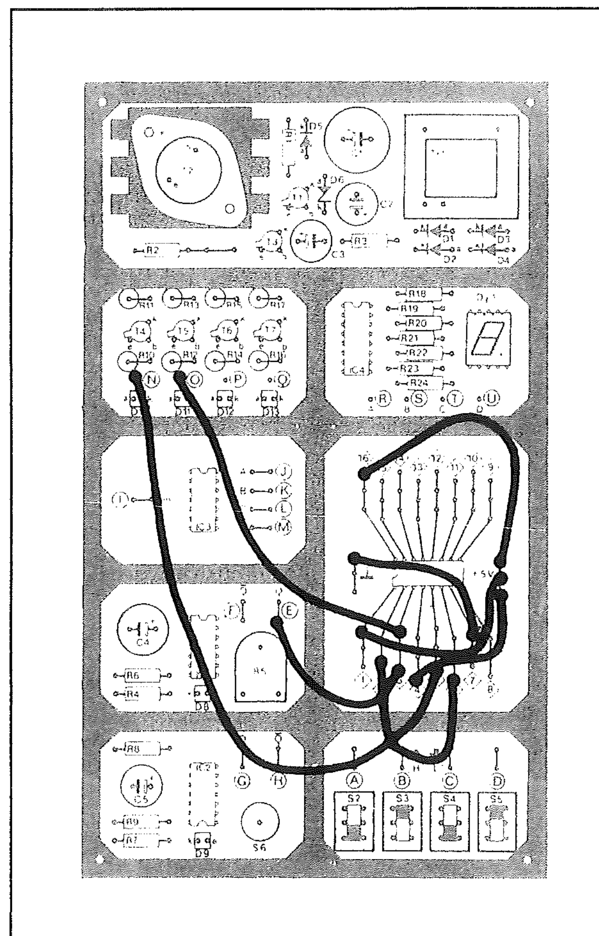
Experiment 2:
de type-D flip-flop als type-T flip-flop

Een type-T flip-flop is samen te stellen uit een type-D flip-flop en wel op de manier van figuur 3/98.8-13.

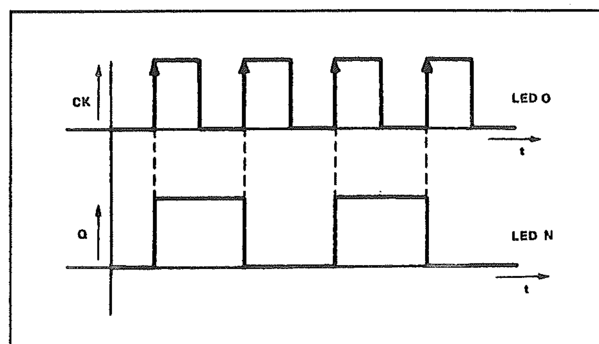


Figuur 3/98.8-13: Op deze manier wordt een type-D flip-flop omgevormd tot een type-T flip-flop.

De verbindingen moeten als volgt lopen:
E - 3; N - 5; O - 3; 2 - 6, 4 - +5 V';
1 - +5V; 16 - +5 V; 7 - massa
De bedrading op de "TTL-trainer" is getekend in figuur 3/98.8-14.
Even teruggrijpen naar de waarheidstabel van figuur 3/98.8-1, lees voor T dan wel even CLK. Het blijkt dat de frequentie van de uitgang Q de helft is van de clockfrequentie. Vandaar voor deze schakeling dan ook de originele naam van frequentiedeler, zie figuur 3/98.8-15.



Figuur 3/98.8-14: De bedrading voor het tweede experiment.



Figuur 3/98.8-15: Uit het tweede experiment blijkt dat de type-D flip-flop als frequentiedeler kan worden gebruikt.

98.8 De 7474 type-D flip-flop

Zijn toepassing wordt gevonden in systemen waar van een hoge frequentie een lagere frequentie moet worden afgeleid. Dat houdt dan natuurlijk wel in dat er diverse identieke schakelingen in serie komen te staan.
Voorbeeld: de hoge frequentie van een stemvork-oscillator (25,6 kHz) delen naar een lage frequentie voor de aansturing van een digitale klok (50 Hz). Hiervoor zijn negen identieke frequentiedelers noodzakelijk die in serie worden geschakeld. Ga maar na:

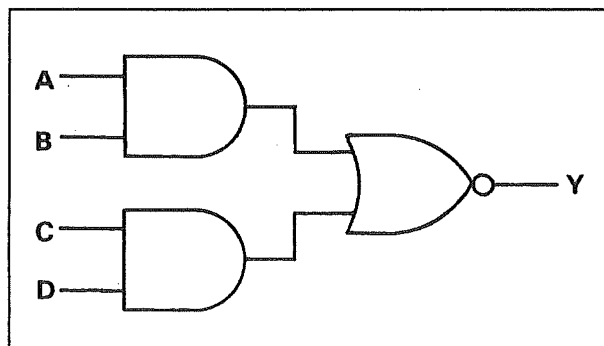
- trap 1: van 25,6 kHz naar 12,8 kHz;
- trap 2: van 12,8 kHz naar 6,4 kHz;
- trap 3: van 6,4 kHz naar 3,2 kHz;
- trap 4: van 3,2 kHz naar 1,6 kHz;
- trap 5: van 1,6 kHz naar 800 Hz;
- trap 6: van 800 Hz naar 400 Hz;
- trap 7: van 400 Hz naar 200 Hz;
- trap 8: van 200 Hz naar 100 Hz;
- trap 9: van 100 Hz naar 50 Hz.

3/98.9

De 7451 AND-OR-NOT poort

Inleiding

Uit hoofdstuk 3/98.6 werd duidelijk dat poorten zeer nuttige schakelingen zijn voor het oplossen van allerlei logische problemen. Een 7400 heeft echter als nadeel dat er alleen NAND-poorten inzitten, waardoor het soms erg lastig wordt om een probleem efficiënt op te lossen. Naast de NAND bestaan er uiteraard ook nog andere basispoorten, zoals AND, OR en NOT. Er zijn IC's op de markt gebracht waar zo'n verzameling van poorten in ondergebracht is. Zo'n typisch IC is de 7451. Dit IC bevat twee keer de poortconfiguratie die is voorgesteld in figuur 3/98.9-1.



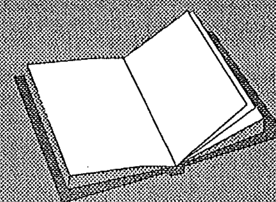
Figuur 3/98.9-1: Het schema van een halve 7451.

Een op eerste gezicht vrij vreemde combinatie, die uiteraard niet voor niets op de markt wordt gebracht. Deze specifieke combinatie van poorten heeft namelijk nogal wat praktische toepassingen, zoals uit onze experimenten zal blijken.

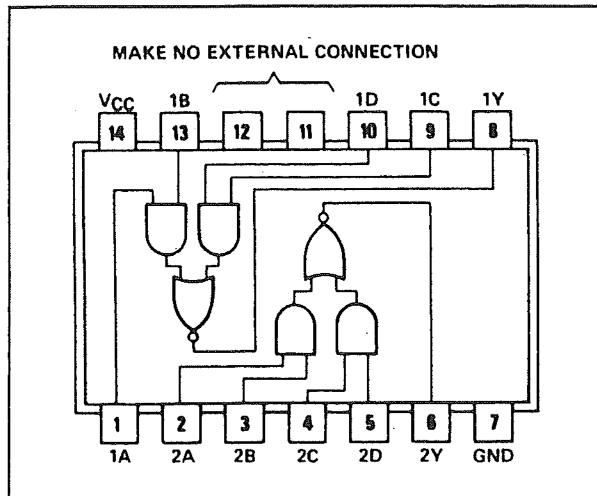
De 7451

Voor we met experimenteren kunnen beginnen moeten wij uiteraard weten hoe de 14 pootjes van het IC met de interne schakelingen zijn verbonden. In figuur 3/98.9-2 zijn deze aansluitgegevens samengevat. Hier moeten we echter voor een klein detail waarschuwen. Er bestaan twee versies van de 7451. In de figuur zijn de aansluitgegevens getekend van de standaard 7451. Dat is het IC waarmee we gaan experimenteren. Er bestaat echter ook een versie 74LS51, die afwijkende aansluitingen heeft. Let hierop dus goed bij de aanschaf van de schakeling!
Denk er verder aan dat het IC-voetje op de "TTL-trainer" 16 pennen heeft en dit IC slechts 14. Een en ander heeft tot gevolg dat pen 8 van het IC overeen komt met aansluiting 10 van het IC-voetje op de "TTL-trainer".

LEES OOK:
Hoofdstuk 3/6.3.1
Hoofdstuk 3/98.3
Hoofdstuk 3/98.6



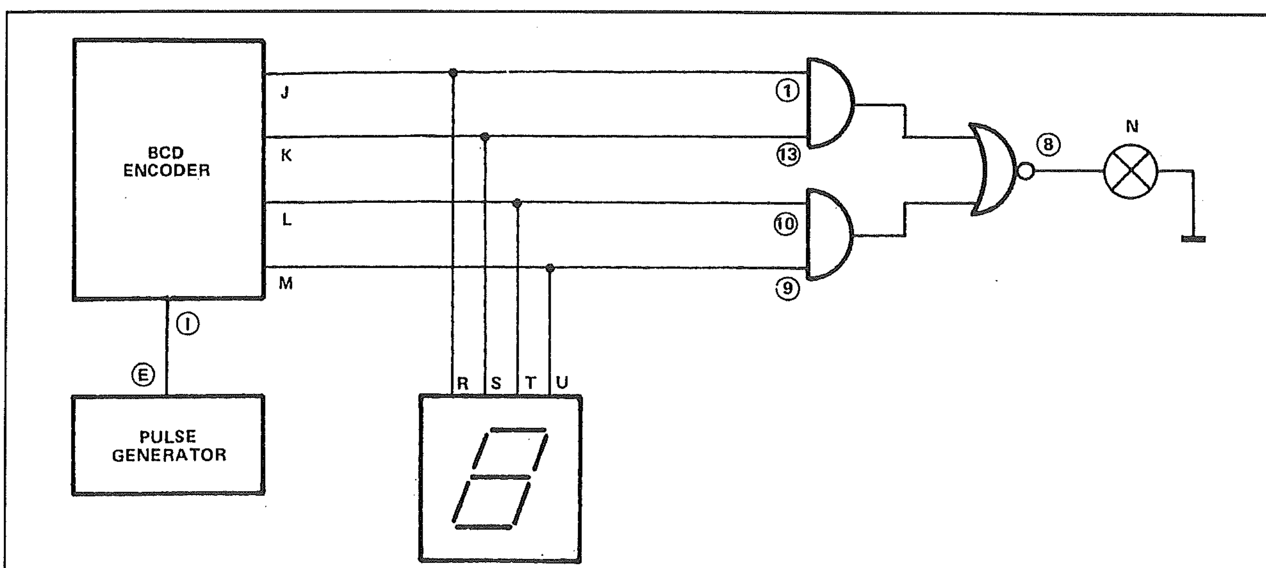
98.9 De 7451 AND-OR-NOT poort



Figuur 3/98.9-2: De aansluitgegevens van de 7451.

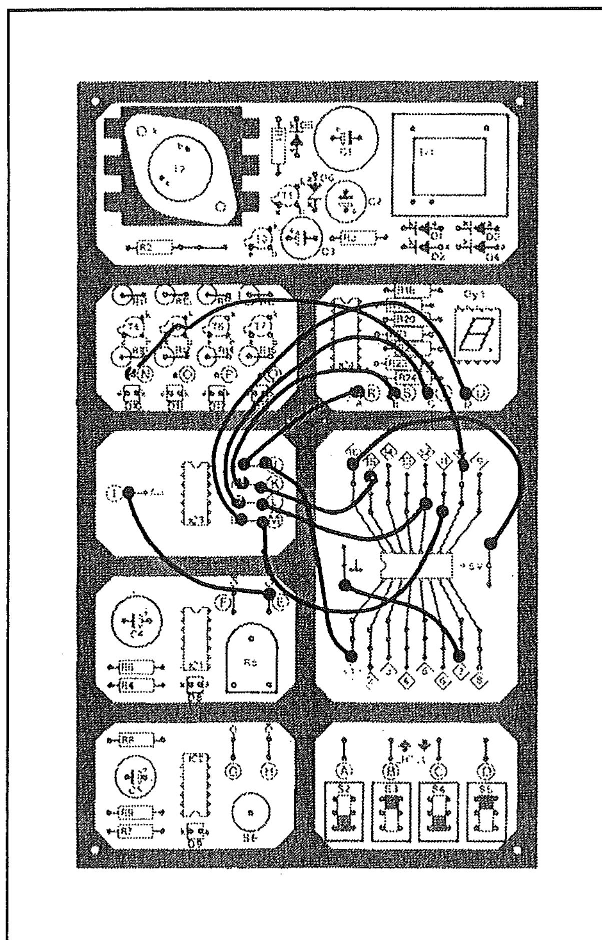
Experiment 1: de waarheidstabel opstellen

Zoals iedere logische schakeling heeft ook de 7451 een waarheidstabel, die het verband tussen de spanningen op de ingangen en de spanning op de uitgang volledig vastlegt. De basisstructuur van de poorten heeft vier ingangen A, B, C en D en één uitgang Y. We kunnen dus de schakeling volledig testen door de vier ingangen van de schakeling aan te sluiten op de vier uitgangen van de BCD-encoder van de "TTL-trainer" en de resultaten te observeren op een van de LED's. De encoder wordt uiteraard gestuurd door de pulsegenerator, zodat de volledige cyclus wordt doorlopen. De schakeling doorloopt dan immers alle zestien ingangscombinaties die mogelijk zijn met vier ingangen en het opstellen van de waarheidstabel is op deze manier een fluitje van een cent. We moeten alleen controleren voor welke ingangscombinaties de uitgang "L" is en voor welke combinaties de uitgang "H" wordt. Het schema van dit eerste experiment is voorgesteld in figuur 3/98.9-3. Mocht de pulse-generator te snel pulsjes leveren aan de BCD-encoder om te zien bij welke getallen (aangegeven op DY 1) LED N zijn groenig signaal afgeeft, dan is het beter om de one-shot, klem G met de BCD-encoder te verbinden. Het tellen gebeurt dan met de hand, dus veel langzamer.



Figuur 3/98.9-3: Het schema van het eerste experiment.

98.9 De 7451 AND-OR-NOT poort



Figuur 3/98.9-4: Het eerste experiment op de "TTL-trainer".

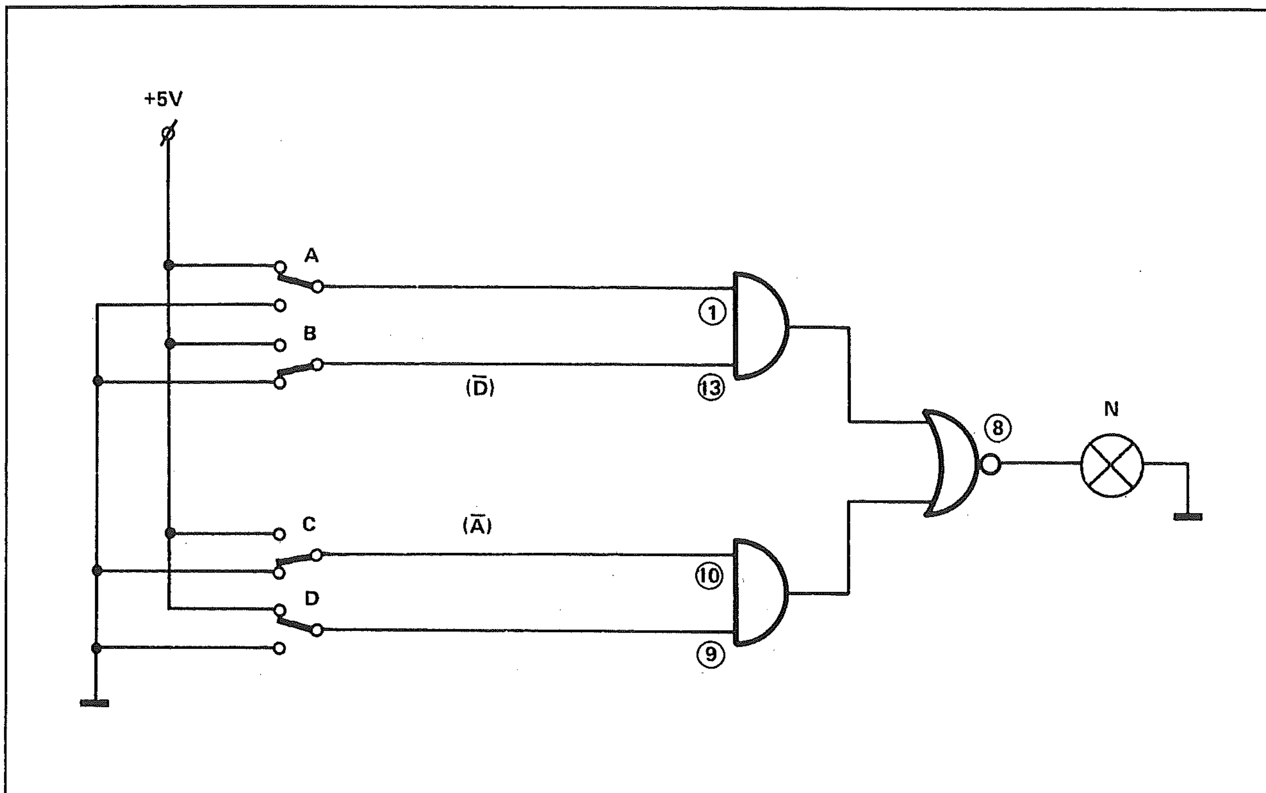
De volgende verbindingen worden gemaakt op de "TTL-trainer":
E - I; J - 1; K - 15; L - 12; M - 11; J - R; K - S; L - T; M - U; N - 10; 16 - +5 V; 7 - massa
Deze bedrading op de "TTL-trainer" is voorgesteld in figuur 3/98.9-4.
We kunnen nu de waarheidstabel van de schakeling opstellen, die zonder enige twijfel gelijk zal zijn aan de tabel die is voorgesteld in figuur 3/98.9-5.

Experiment 2:
een digitale comparator
Weer zo'n Engelse kreet als aanspreektitel van een digitale functie, hoewel comparator ook wel een "duur" Nederlands woord is.
Het betekent letterlijk "vergelijker" en we maken daar in goed Nederlands "vergelijkschakeling" van. Met enige fantasie is deze vergelijkschakeling van twee logische niveaus (van twee bits zeggen we dan) terug te herkennen in de waarheidstabel. Immers, deze tabel geeft heel het doen en laten van de AND-OR-NOT aan, dus ook een vergelijkfunctie als die erin zit, kwestie van even zoeken.
Beschouwen we de bits op de ingangen A en D als de bits die vergeleken moeten worden, dan zien we de uitgang in heel wat gevallen naar "H" gaan. Bijvoorbeeld in de gevallen dat A gelijk is aan D (bij decimaal getal 0), maar ook als A niet gelijk is aan D (bijvoorbeeld bij getal 1). Wat blijkt dan: A en D vergelijken met de AND-OR-NOT terwijl B en C allerlei willekeurige waarden aan kunnen nemen is geen vergelijkschakeling te noemen.

DECIMALE CODE VAN INGANGSCONDITIE	INGANGEN				UITGANG
	A	B	C	D	Y
0	L	L	L	L	H
1	L	L	L	H	H
2	L	L	H	L	H
3	L	L	H	H	L
4	L	H	L	L	H
5	L	H	L	H	H
6	L	H	H	L	H
7	L	H	H	H	L
8	H	L	L	L	H
9	H	L	L	H	H
10	H	L	H	L	H
11	H	L	H	H	L
12	H	H	L	L	L
13	H	H	L	H	L
14	H	H	H	L	L
15	H	H	H	H	L

Figuur 3/98.9-5: De waarheidstabel van de logische poortcombinatie in de 7451.

98.9 De 7451 AND-OR-NOT poort

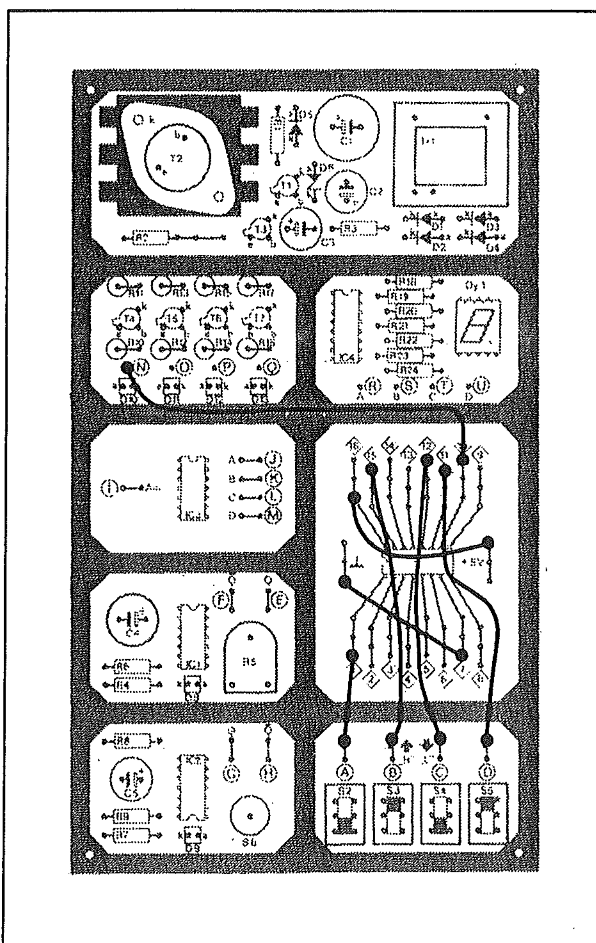


Figuur 3/98.9-6: Met deze schakeling kunnen we de AND-OR-NOT als binaire comparator gebruiken, onder de veronderstelling dat de we schakelaars A, B, C en D "verstandig" gebruiken.

Maar, nu een heel ander verhaal. Beschouwen we de ingang B als de inverse (omgekeerde) waarde van D, dus B = $\overline{D}$ (inverteringen worden symbolisch met een streepje aangeduid) en de ingang C als de inverse van A, dus C = $\overline{A}$, dan wordt het aantal mogelijkheden van de waarheidstabel flink ingekrompen. Want door dat te doen zijn slechts vier combinatiemogelijkheden van de zestien van toepassing, namelijk bij de getallen 3, 6, 9 en 12. En wat nog belangrijker is, de uitgang van de AND-OR-NOT wordt "H" als A en D gelijk zijn (beide "H" of beide "L") en in de resterende gevallen blijft de uitgang "L". Als we nu aan de AND-OR-NOT schakeling twee logische signalen toevoegen (aan elke AND-poort één) en tevens de inversen van die bits (ook aan elke AND-poort één) dan detecteert die AND-OR-NOT schakeling de gelijkheid van twee signalen. Toegegeven, het is allemaal een beetje naar het resultaat toegeredeneerd, maar zeker is dat via die goeie, ouwe trouwe waarheidstabel het verschijnsel van de vergelijkschakeling duidelijk op te merken valt. Aanschouwelijker wordt het allemaal als we figuur 3/98.9-6 bekijken, waar we wat oude bekenden tegengekomen.
Het schema opbouwen lukt beslist met deze verbindingen:
A - 1; B - 15; C - 12; D - 11;
N - 10; 16 - +5 V; 7 - massa
De schakelaars A, B, C en D hebben dezelfde namen als aan de ingang van de AND-OR-NOT zijn gegeven, louter toeval maar wel makkelijk. Wordt er met de schakelaars de situatie toegevoerd dat de twee te vergelijken bits "H" zijn (en dus de inversen "L"), dan schakelen we A = "H",

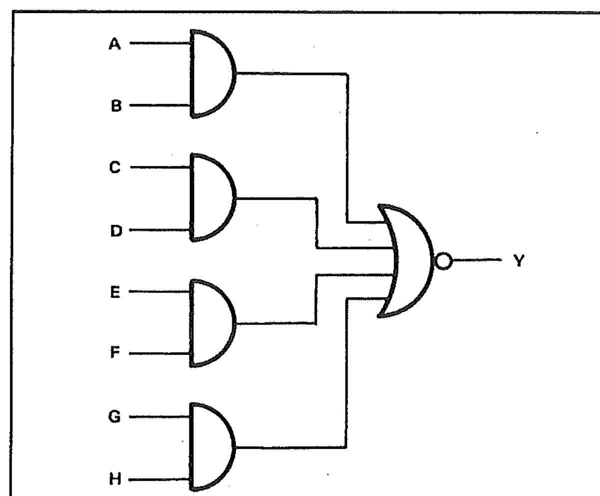
98.9 De 7451 AND-OR-NOT poort

D = "H", B = "L" en C = "L", probeer maar. Ter verduidelijking, het voorgaande is situatie 9 uit de waarheidstabel.
LED N moet door de groene kleur aangeven dat twee gelijke bits zijn waargenomen. Wat blijft zijn de situaties 3, 6 en 12 uit de waarheidstabel. Weer proberen is het motto en goed beseffen wanneer gelijke bits worden gerealiseerd met de schakelaars en wanneer niet (B = $\overline{D}$ en C = $\overline{A}$).
In figuur 3/98.9-7 is de bedrading voor dit tweede experiment getekend.



Figuur 3/98.9-7: De bedrading voor het tweede experiment.

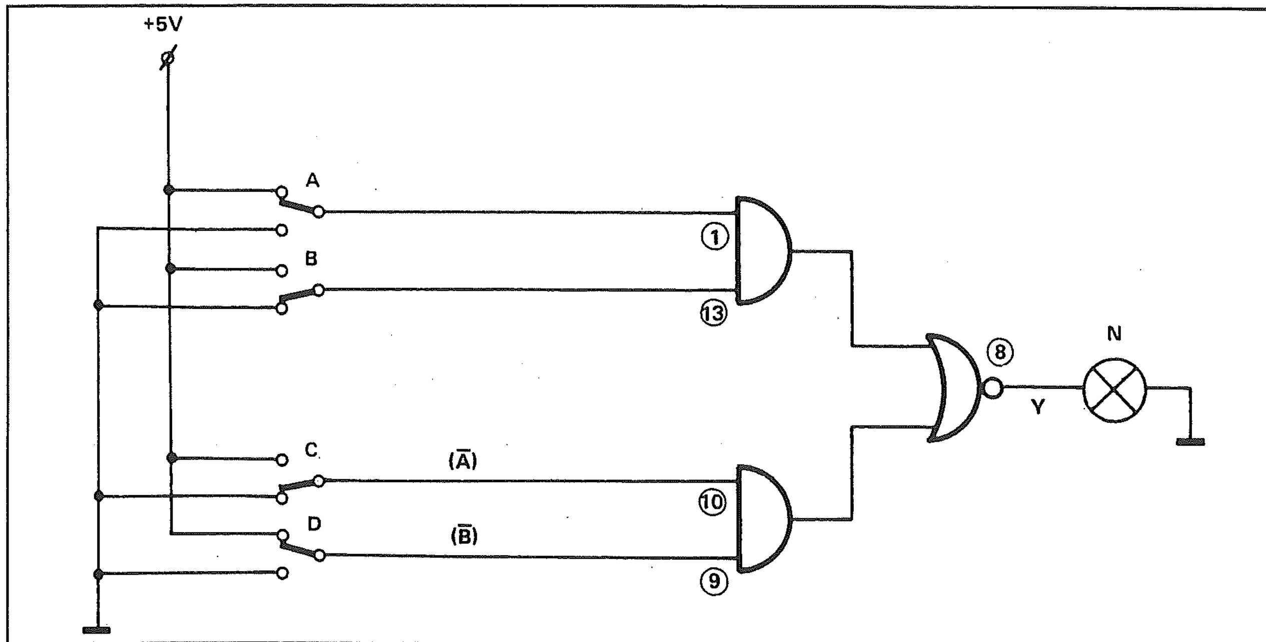
Even napraten
Even napraten over experiment 2, over de daar ten tonele gevoerde enkelbit comparator. Want dat is het: één enkel bit wordt vergeleken met één enkel ander bit. Wat in feite veel vaker voorkomt is een multibit comparator, ofwel een comparator die meerdere bits met elkaar vergelijkt. Dit kan zijn een dubbelbit comparator, een drie bit, vier bit, etc. comparator. In de computertechniek waar graag combinaties van 8 bit (1 byte geheten) tegelijk worden vergeleken, maakt men gebruik van een 8 bit comparator of tweemaal een vier bit comparator.



Figuur 3/98.9-8: Het schema van een dubbelbit comparator. Een dergelijke poortcombinatie treffen wij bijvoorbeeld in een 7454 aan.

Ter waarschuwing nog even dit, een dubbelbit comparator is niet tweemaal een enkelbit comparator. Wat zeker jammer is, want dan hadden we een experimentje kunnen inruimen waarin ook de tweede AND-OR-NOT uit de 7451 aan bod zou komen. Een dubbelbit comparator heeft echter het aanzien van figuur 3/98.9-8.
Te zien zijn vier ingangs-AND's en volkomen identiek aan de redenatie bij de enkelbit comparator: B = $\overline{D}$, C = $\overline{A}$, F= $\overline{H}$ en G = $\overline{E}$. Of met andere woorden: bit A wordt vergeleken met bit D en bit E met bit H.

98.9 De 7451 AND-OR-NOT poort



Figuur 3/98.9-9: De AND-OR-NOT als EXCLUSIVE-OR.

Het is al geschreven dat deze mogelijkheid tot experimenteren niet bij de 7451 aanwezig is. Maar theoretisch kunnen we uit de opgedane kennis zeker de werking van de dubbelbit comparator achterhalen en daar leren we ook van.

Experiment 3:
de exclusieve-or

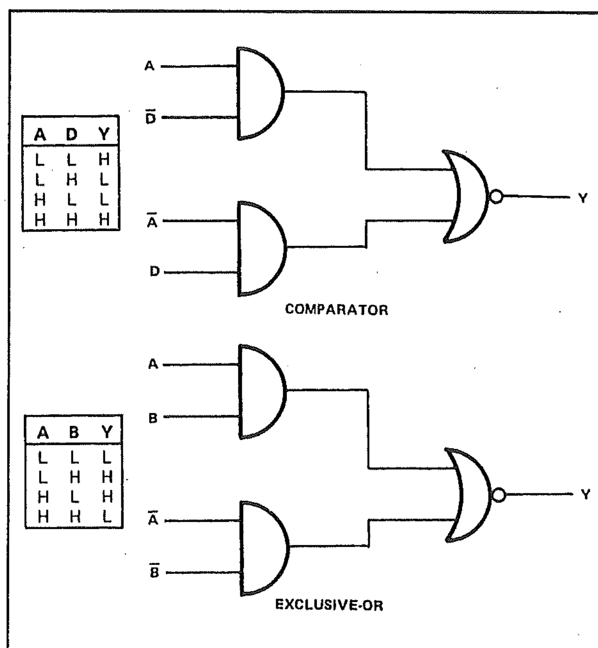
De AND-OR-NOT is niet alleen te gebruiken als een comparator door het goochelen met bits en inversen van bits. Ook kan de AND-OR-NOT als een "exclusieve of"-poort, ofwel EXCLUSIVE-OR uit de hoge hoed komen. Bouwen we de schakeling maar eerst eens op, dan kunnen we met de hand aan de knop de uitleg verder volgen en alle dubbele bodems ontwaren. Figuur 3/98.9-9 geeft in eerste instantie de bedoeling van de schakeling weer.
Het blijkt dat de opstelling van figuur 3/98.9-9 dezelfde is als deze van figuur 3/98.9-6. Voor de verbindingen wordt dus verwezen naar de opsommingen en plattegrond van experiment 2. Maar nu alle aandacht voor de rest van de voorstelling. Dit maal beschouwen we de ingangen C en D als de inversen van respectievelijk A en B, dus $C = \overline{A}$ en $D = \overline{B}$. Lering trekkende uit het vorige experiment kunnen we al in deze schakeling herkennen dat het om de bits A en B gaat. Daarna wordt de algemene waarheidstabel weer te hulp geroepen. De mogelijk geworden combinaties van A, B, C en D treden op in de situaties 3, 6, 9 en 12. Deze zijn nog eens afzonderlijk voorgesteld in figuur 3/98.9-10.

DECIMAAL GETAL	A	B	C	D	Y
3	L	L	H	H	L
6	L	H	H	L	H
9	H	L	L	H	H
12	H	H	L	L	L

Figuur 3/98.9-10: De ingangscombinaties waar het in dit experiment om gaat.

98.9 De 7451 AND-OR-NOT poort

Deze tabel geeft exact dezelfde combinaties weer als bij experiment 2, waar de AND-OR-NOT dienst doet als comparator. Ofwel hier is niet alleen precies dezelfde schakeling getekend, maar deze krijgt ook precies dezelfde combinaties van ingangssignalen aangeboden! Als we de vier situaties van figuur 3/98.9-10 even op de schakelaars nabootsen dan komen de schakelaars A op "L", B op "L", C op "H" en D op "H"te staan. LED N geeft aan een "L"aan. Dit komt overeen met situatie 3, probeer de drie resterende mogelijkheden ook even.
En toch beweren wij dat dezelfde schakeling met dezelfde ingangssignalen iets wezenlijks anders voorstelt dan de comparator. Kijk maar naar figuur 3/98.9-11. Dit levert de ontknoping van het raadsel, de hand was toch weer vlugger dan het oog.



A	D	Y
L	L	H
L	H	L
H	L	L
H	H	H

A	B	Y
L	L	L
L	H	H
H	L	H
H	H	L

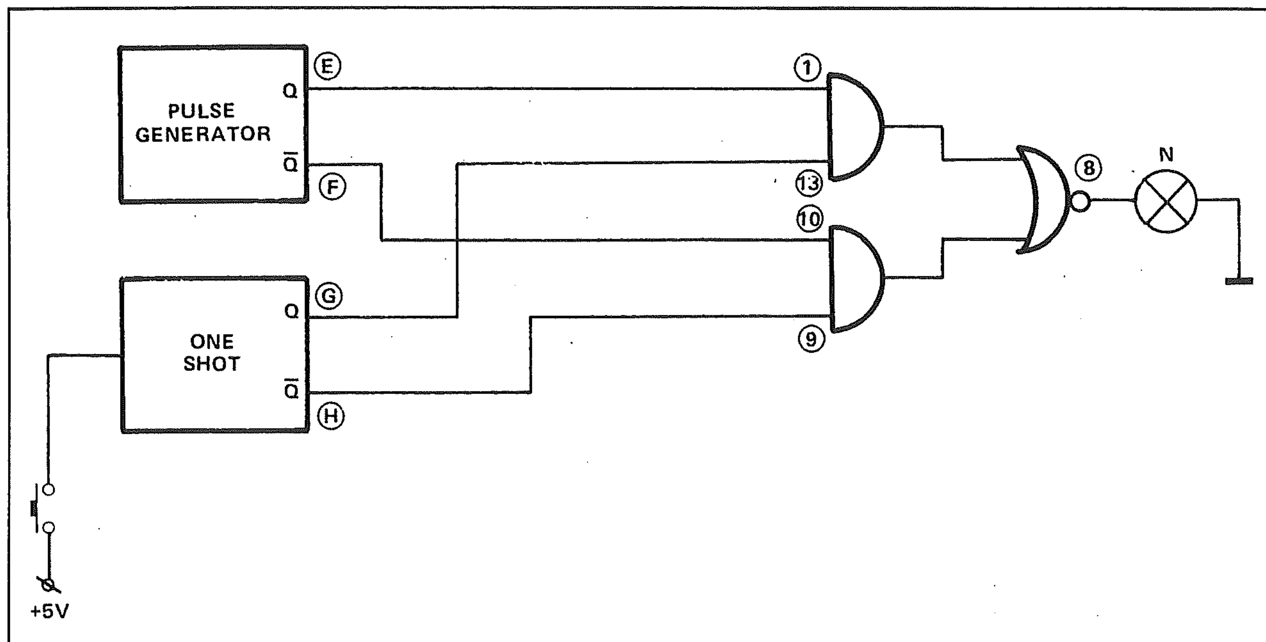
Figuur 3/98.9-11: De AND-OR-INVERT is de ene keer te beschouwen als een comparator en de andere keer als een EX-OR. Het ligt er maar aan naar welke bits we kijken.

Het ligt er maar net aan welke ingangen van de schakeling we beschouwen als de bits die "ge-COMPARE-d" of "ge-EXCLUSIVE-OR-d" moeten worden. De eerste keer (voor de comparator) waren dat het bovenste en het onderste bit (A en D) en de schakeling reageerde met "H" als ze gelijk bleken te zijn. De tweede maal hadden we moeten kijken naar het bovenste en het tweede bit (A en B) en de schakeling reageert als een EXCLUSIVE-OR poort.
De EXCLUSIVE-OR poort is, zoals bekend zal zijn, een normale OR-poort. Maar dan een die niet reageert op tweemaal een "H" op de ingangen, hij blijft dan "L". Dus gaat de uitgang alleen naar "H"als óf de ene ingang "H" óf de andere ingang "H" zijn. In alle andere gevallen is de uitgang "L".

Experiment 4:
wat meer aandacht besteden aan de EX-OR

Ondanks het feit dat deze aflevering uit de serie "Denken in hoog en laag" wat meer een lees dan een doe hoofdstuk is, was experiment 3 toch eigenlijk een beetje een windei. Want de schakeling bleef zoals hij was in experiment 2. We leerden deze alleen met andere ogen te bekijken. Voor de echte doener nauwelijks bevredigend. Er blijkt echter nog een mogelijkheid te zijn om de EX-OR op te bouwen. Wat in ieder geval broodnodig is bij de opbouw van de EX-OR, zijn de aan de ingangen aangeboden bits plus de inversen van die bits. En net die inversen van die bits zijn niet overvloedig op de "TTL-trainer" aanwezig. Eigenlijk is de enige mogelijkheid de pulse-generator met zijn Q en $\overline{Q}$ uitgangen en de one-shot met zijn Q en $\overline{Q}$ uitgangen. Figuur 3/98.9-12 laat de bedoeling zien.

98.9 De 7451 AND-OR-NOT poort



Figuur 3/98.9-12: De EX-OR schakeling met de pulse-generator en de one-shot.

Alles gebeurt dus in feite met de volgende verbindingen:
E - 1; F - 12; G - 15; H - 11; N - 10;
16 - +5 V; 7 - massa

Dit vierde experiment op de "TTL-trainer" is voorgesteld in figuur 3/98.9-13. De waarheidstabel van de EX-OR is bekend, dus het controleren van de schakeling moet hiermee mogelijk zijn. De bedoeling is de pulse-generator pulsjes (of eigenlijk bits) te laten leveren en de one-shot ook, maar dan met de hand via S6. Probeer het maar weer, raken we S6 niet aan, dan licht LED N op in het ritme van D8. Echter, drukken we S6 in op het ritme van D8, dan moeten we LED N kunnen doven.

Napraten over de EX-OR

Ook over de EX-OR kan nog wel wat meer geschreven worden. De schakeling is qua werking nu wel bekend, maar wat is zijn toepassing? Ter verduidelijking nog maar even de waarheidstabel naar voren gehaald, zie figuur 3/98.9-14.

Die toepassing hoeft eigenlijk geen onbekende meer te zijn. Want de EX-OR is eigenlijk een poort, een OR poort met een gebrekje zou men kunnen zeggen. Werd de OR-uitgang "H" ook bij tweemaal "H" op zijn ingangen, de EX-OR doet dit niet. Het is dus een OR-poort exclusief de onderste situatie uit de tabel in figuur 3/98.9-14, vandaar de naam. De poorten in het algemeen zijn conditieschakelingen. Voor wie dit vreemd in de oren klinkt wordt de lectuur van hoofdstuk 3/98.7 aanbevolen. Conditie-schakelingen kunnen iets aansturen, dat werd toen ook bekeken. De EX-OR kan iets aansturen als of de ene voorwaarde aanwezig is of de andere, maar niet beide.

Voorbeeld zou kunnen zijn een indicatielampje dat moet aangeven of het vloeistofniveau in een opslagtank zich binnen twee waarden bevindt, boven een bepaald onderniveau en onder een bovenniveau. De niveaus worden gemeten door niveauschakelaars. Een schakelaar A geeft de conditie "vloeistof boven het onderste ni-

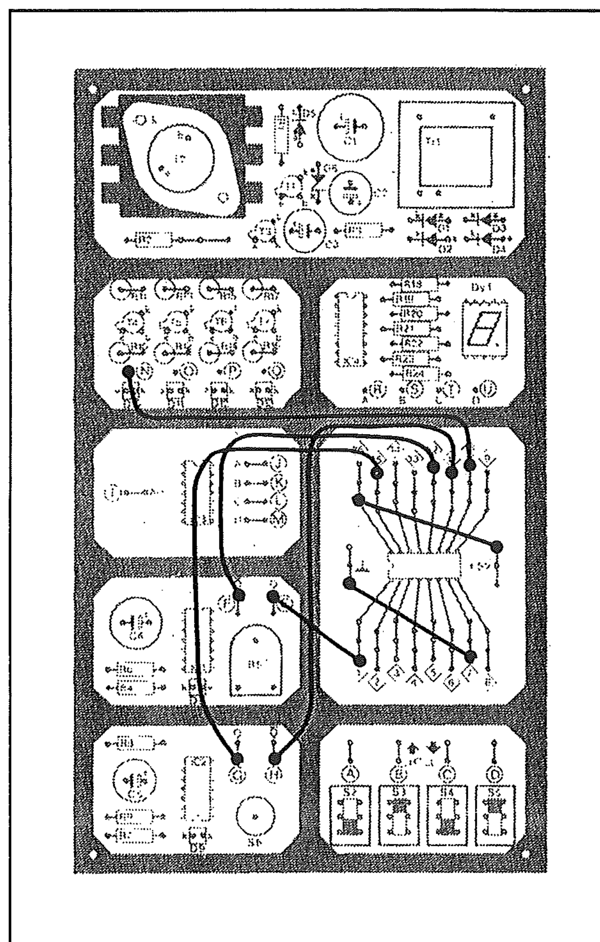
veau" weer met A = "L". De boven schakelaar B geeft de conditie "vloeistof onder bovenniveau" weer met B = "L". Duidelijk is dat de situatie A= "L" en B = "H" niet voorkomt, zwevende vloeistoflagen zijn in de natuurkunde niet bekend. De bedoeling zal ondertussen wel overgekomen zijn. Voeren we de schakelaarsignalen toe aan de EX-OR dan stuurt deze het indicatielampje.

Pariteitscontrole

Ook voor het decoderen, waarvoor poortschakelingen te gebruiken zijn, is wel een toepassingsvoorbeeld te geven. Die toepassing ligt in de datacommunicatie, wat wil zeggen de informatieoverdracht in binaire vorm.

Zeg maar bijvoorbeeld het verkeer tussen twee computersystemen of tussen een computersysteem en zijn randapparaat. Daar is het belangrijk dat de overgezonden informatie (een lange rij van "H"- en "L"-signalen) ongeschonden overkomt. Er is een controlemiddel gevonden om dat te doen en dat heet de pariteitscontrole. Het betekent dat van een bepaalde hoeveelheid bits wordt gemeten of er een even of oneven hoeveelheid "H" niveaus in verborgen zitten (even of oneven pariteitscontrole).

Bij een even aantal informatiebits wordt het extra oneven pariteitsbit, dat wordt toegevoegd, gelijk aan "L" en bij een oneven aantal wordt het "H". Aan de ontvangende zijde van het transportsysteem worden de informatiebits weer geteld. Het oneven pariteitsbit wordt berekend en vergeleken met het overgezonden pariteitsbit. Onderhand zal wel begrepen zijn dat de EX-OR een uitstekend middel is om het pariteitsbit te formeren. Kijk maar in het simpele geval weergegeven in figuur 3/98.9-15.

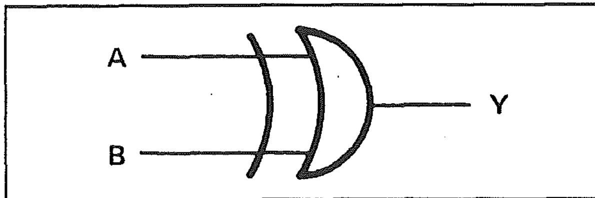


Figuur 3/98.9-13: Een EX-OR die uit de one-shot en de pulse-generator wordt gestuurd.

INGANGEN		UITGANG
A	B	Y
L	L	L
L	H	H
H	L	H
H	H	L

Figuur 3/98.9-14: De waarheidstabel van de EX-OR.

98.9 De 7451 AND-OR-NOT poort



Figuur 3/98.9-15: Het gebruik van een EX-OR voor het formeren van een pariteitsbit.

Uit de waarheidstabel van figuur 3/98.9-13 blijkt duidelijk dat bij een oneven aantal "H"-signalen de uitgang "H" wordt, dus de EX-OR produceert een oneven pariteit voor twee informatiebits. Natuurlijk zijn in de datacommunicatie praktijk EX-OR's nodig voor meer dan twee informatiebits. Meestal werkt men met 7 bits, waarbij het achtste bit het pariteitsbit is. In dit opzicht wordt de informatie in blokken van 8 bits overgezonden.